

ОДНОКРАТНО ПРОГРАММИРУЕМАЯ ПАМЯТЬ (1 И 2 МБИТ)

ТИМУР ВОЛКОВ, АЛЕКСАНДР КРАВЧУК, ПАВЕЛ ЛЕОНОВ, ПАВЕЛ ПАСТУХОВ, ВИКТОР САВЕНКОВ

За период с 2005 г. по настоящее время в ЗАО «ПКК Миландр» разработано и доведено до серийного производства 12 типонаименований микросхем памяти, нашедших применение во многих отраслях российской экономики. В таблице 1 перечислены основные характеристики этих микросхем.

В предыдущих статьях, опубликованных в [1] мы подробно рассказали читателям о новых разработках компании ЗАО «ПКК Миландр» в области запоминающих устройств различного типа. Это микросхемы 1645PT2U, 5576PT1U и 1645PY5U с повышенной стойкостью к воздействию особых факторов представляют большой интерес для разработчиков изделий и оборудования для космического применения. Это полностью самостоятельные разработки компании, начиная с оригинальных ячеек памяти и заканчивая выходными буферами, начиная с разработки электрических схем и топологической конструкции и заканчивая испытаниями и измерения микросхем в корпусе.

Однако жизнь не стоит на месте – появляются новые требования к проектированию вычислительных систем, летательных и космических аппаратов, научно-исследовательской аппаратуры, к динамическим и статическим характеристикам элементной базы (ЭБ), её функциональному составу,

объёму памяти и размерам, что, в свою очередь, заставляет разработчиков искать пути совершенствования и развития ЭБ.

В этой статье мы подробно рассмотрим новые разработки нашей компании, которыми на сегодняшний день являются микросхемы однократно программируемых постоянных запоминающих устройств (ОППЗУ) с информационной ёмкостью 1 Мбит с организацией 128К × 8 бит и 2М с изменяемой организацией 128К × 16 бит или 258К × 8 бит.

Микросхемы разработаны по КМОП-технологии с минимальными проектными нормами 0,18 мкм, одним уровнем поликремния и шестью уровнями металлизации. В качестве ячейки памяти используется двухтранзисторный элемент, основанный на пробое подзатворного диэлектрика (antifuse). Микросхемы обладают высокой стойкостью к воздействию специальных факторов и могут работать в условиях космоса.

Микросхема 1М представляет собой типовую ИС ОППЗУ с параллельным интерфейсом программирования

(записи) и считывания. Микросхема 2М кроме изменяемой конфигурации обладает оригинальным параллельным интерфейсом программирования с использованием командных последовательностей и циклов и типовым интерфейсом считывания. Его работу обеспечивает внутренний цифровой автомат, управляющий алгоритмом программирования. Наличие этого интерфейса позволяет освободить многоуровневые шины адреса и данных для любых других целей, в то время как в самой микросхеме происходит процесс программирования. Дело в том, что время программирования ячеек, основанных на пробое подзатворного диэлектрика, довольно-таки длительное – несколько миллисекунд на каждый бит информации. Таким образом, можно подать команду на программирование 8- или 16-бит слова, которая выполняется десятки миллисекунд, и освободить системную шину для других задач микроконтроллера или другого устройства, управляющего шиной. Это позволяет разработчикам электронной аппарату-

Таблица 1. Микросхемы памяти, разработанные компанией ЗАО «ПКК Миландр»

Микросхема	Ёмкость	Напряжение питания, В	Быстродействие, нс	Ток потребления в режиме хранения, мА	Динамический ток потребления, мА	Корпус
1645PY1U	1 Мбит (128К×8 бит)	3,0...5,5	25	1	120	H18.64-3
1645PY2T	64 Кбит (8К×8 бит)	4,5...5,5	55	3	160	4119.28-6
1645PY3U	4 Мбит (256К×16 бит)	3,0...3,6	20	1	120	H18.64-3
1645PY4U	16 Мбит (1М×16 бит)	3,0...3,6 1,62...1,98	30	5	150	5134.64-6
ЭСПЗУ 1636PP1U	4 Мбит (512К×8 бит)	3,0...3,6	60	1	40	H14.42-1
ЭСПЗУ 1636PP2U	16М (2М×8 бит)	3,0...3,6	65	1	50	H16.48-1
Загрузочное СПЗУ флэш-типа 5576PC1U	1 Мбит	3,0...3,6	100	1	50	H09.28-1B
1645PT2U Однократно программируемое ПЗУ	256 Кбит (32К×8 бит)	3,0...3,6	100	5	100	5134.64-6
1645PT1T (FIFO)	144 Кбит (16К×9 бит)	4,5...5,5	40	15	80	4119.28-6
1645PK1U двухпортовое СОЗУ	256 Кбит (32К×8 бит)	4,5...5,5	50	1	170	5134.64-6
1645PK2T (master) двухпортовое СОЗУ	16 Кбит (2К×8 бит)	4,5...5,5	50	2	150	4134.48-2
1645PK21T (slave) двухпортовое СОЗУ	16 Кбит (2К×8 бит)	4,5...5,5	50	2	150	4134.48-2
1645PY5U СОЗУ 4М (512К×8)	4 Мбит (512К×8 бит)	3,0...5,5	20	5	120	5134.64-6

ры значительно сэкономить ресурсы своей системы, затрачиваемые на программирование ОППЗУ. В случае если не требуется проводить однократное программирование во время работы аппаратуры, можно воспользоваться программатором ЗАО ПКК «Миландр», заранее запрограммировать ОППЗУ и использовать только для чтения в стандартном для микросхем памяти параллельном интерфейсе.

Общими особенностями этих запоминающих устройств, существенно отличающих их от предшественников, являются:

- элемент памяти, позволяющий значительно уменьшить размер кристалла ОППЗУ и тем самым увеличить информационную ёмкость устройства;
- внутренний регулятор напряжения питания ядра, обеспечивающий стабильные выходные характеристики микросхем, мало зависящие от внешнего напряжения питания ядра и температуры;
- внутренний множитель напряжения, позволяющий проводить программирование микросхем без дополнительных источников напряжения и обеспечивающий надёжное программирование элементов памяти.

Разработанная конструкция элемента памяти обеспечивает его надёжное программирование с невысоким разбросом токов считывания. Кроме того, конструкция гарантирует устойчивость состояния элемента памяти в непробитом состоянии (логический ноль) и пробитом (логическая единица) при различных видах воздействий космического пространства и температуры.

Остановимся подробнее на каждой микросхеме.

Типовые режимы работы ОППЗУ 1М обеспечиваются управляющими сигналами nCE, nOE, nPE на соответствующих входах микросхемы в соответствии с таблицей истинности (см. табл. 2) и временными диаграммами записи (программирования) и считывания на рисунках 1–2, соответственно.

По каждому адресному коду происходит выборка восьми ячеек памяти (по

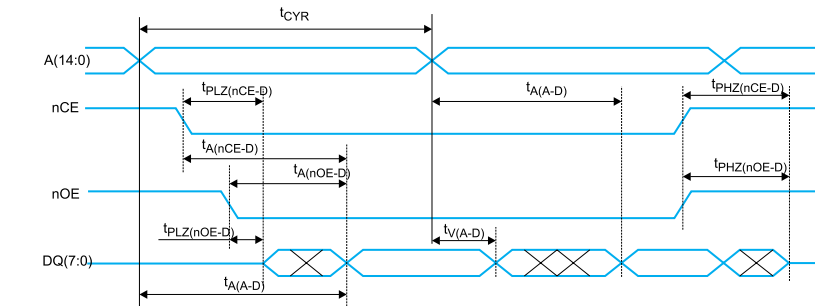


Рис. 1. Временная диаграмма режима считывания микросхемы ОППЗУ 1М

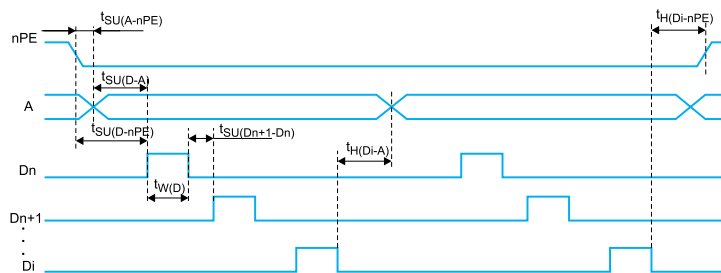


Рис. 2. Временная диаграмма режима программирования микросхемы ОППЗУ 1М

одной в каждом разряде) и последовательно, в зависимости от логического уровня на выводе данных (программирование ячейки происходит при высоком уровне на выводе данных, на остальных выводах данных – низкий логический уровень) программируется байт входной информации. Считывание происходит при напряжении высокого уровня на входе nPE, информация появляется на выходах микросхемы в соответствии с адресным кодом на входах адреса и при наличии сигнала низкого уровня на входе nOE. При наличии на входе nOE напряжения высокого уровня выводы данных находятся в состоянии высокого импеданса. Высокий уровень сигнала на входе nOE обеспечивает переход выходных буферов ППЗУ в состояние высокого импеданса независимо от состояния других управляющих сигналов.

Микросхема ОППЗУ 1М имеет расширенный рабочий диапазон напряжения питания 3...5,5 В, расширенный температурный диапазон –60...125 °С. В пределах указанных диапазонов напряжений питания и температур максимальное время выборки по адресу и сигналу nCE составляет 40 нс, время выборки по сигналу nOE – 10 нс. Ток

потребления в режиме хранения (на входе сигнала nCE напряжение высокого уровня) при напряжении питания 5,5 В и температуре 125 °С (худшие условия для этого параметра) не превышает 80 мкА. Динамический ток потребления в режиме чтения информации не превышает 50 мА при напряжении питания 5,5 В и температуре –60 °С (худшие условия для этого параметра).

Микросхема выпускается в 64-выводном корпусе 5134.64-6. Программирование микросхемы может осуществляться с помощью USB-программатора, разработанного в ЗАО «ПКК Миландр».

Типовые режимы работы ОППЗУ 2М обеспечиваются управляющими сигналами nCE, nOE, nPE на соответствующих входах микросхемы в соответствии с таблицей истинности (см. табл. 3) и временными диаграммами (см. рис. 4–7).

Выводы A0–A17 являются адресными входами, выводы данных D0–D15 – двунаправленные, их состояние зависит от логических уровней управляющих сигналов. Вход CONF позволяет выбрать требуемую конфигурацию микросхемы: CONF = 0 (вход CONF в состоянии логического нуля) соответствует организации 128Kx16, CONF = 1 (вход CONF в состоянии логической единицы) соответствует организации 256K x 8 бит. В последнем случае в качестве входов-выходов данных используются чётные выводы (D0–D7), на выводах (D8–D15) поддерживается состояние логического нуля. При напряжении высокого уровня на входе микросхемы nCE находится в режиме хранения, и её состояние не зависит от других управляющих сигналов, сигнала

Таблица 2. Таблица истинности ОППЗУ 1М

Входы			Входы/выходы	Режим
nOE	nPE	nCE	D0–D7	
X	H	H	Состояние высокого импеданса	Хранение данных
L	H	L	Выходные данные	Считывание данных
H	L	L	Входные данные	Программирование данных
H	H	L	Состояние высокого импеданса	Запрет выхода данных при считывании

Примечание. H – состояние высокого уровня; L – состояние низкого уровня; X – любое состояние высокого или низкого уровня.

Таблица 3. Таблица истинности ОПЗУ 2М

Входы			Входы/выходы	Режим
nOE	nPE	nCE		
X	H	H	Состояние высокого импеданса	Хранение данных
L	H	L	Выходные данные	Считывание данных
H	L	L	Входные данные	Командные циклы
H	H	L	Состояние высокого импеданса	Запрет выхода данных при считывании

Примечание. H – состояние высокого уровня; L – состояние низкого уровня; X – любое состояние высокого или низкого уровня.

лов адреса и сигналов данных. Выходы микросхемы при этом находятся в состоянии высокого импеданса. В этом режиме микросхема потребляет минимальную мощность. При наличии на входе nOE напряжения высокого уровня выходы данных находятся в состоянии высокого импеданса. Сигнал nOE управляет выходными буферами, обеспечивая их переход в третье состояние (при напряжении высокого уровня на входе nOE) независимо от состояния других управляющих сигналов.

Режим записи (программирова-

ния) инициируется через внутренний командный регистр. Он не занимает адресное пространство памяти и состоит из триггеров, которые хранят информацию, поступающую с шин адреса и данных, необходимую для выполнения команд. Содержимое регистра используется внутренним блоком программирования, который формирует последовательность операций при программировании.

При включении питания устанавливается режим чтения данных. Это гарантирует то, что при переходных процес-

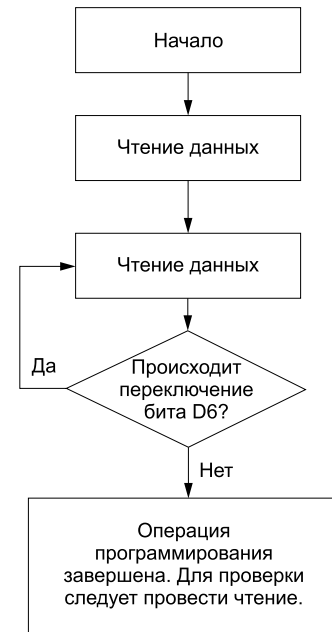


Рис. 3. Алгоритм опроса переключающегося бита

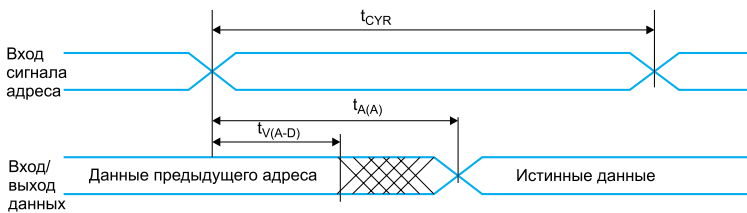


Рис. 4. Временная диаграмма цикла считывания 1 микросхемы ОПЗУ 2М при $U_{nOE} = U_{nCE} = U_{IL}$, $U_{nPE} = U_{IH}$

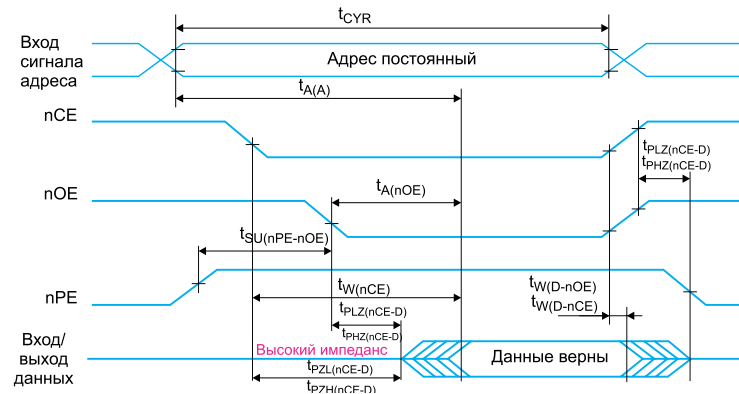


Рис. 5. Временная диаграмма цикла считывания 2 микросхемы ОПЗУ 2М. Управление по nOE. $U_{nPE} = U_{IH}$

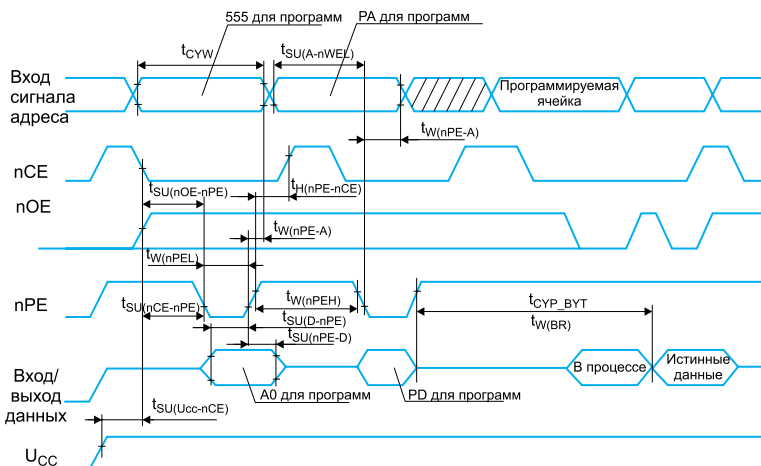


Рис. 6. Временная диаграмма цикла записи 1 микросхемы ОПЗУ 2М. Управление по nPE. $U_{nOE} = U_{IH}$ на протяжении цикла записи

сах установления напряжения питания не произойдёт случайное изменение содержимого памяти. Никаких команд в этом режиме не требуется для получения данных на выходах. Цикл чтения аналогичен стандартному микропроцессорному циклу, во время которого адресный код выставляется на входы адреса, а данные выдаются на выходы данных. Микросхема остаётся доступной для считывания, пока содержимое командного регистра не изменится. Считывание данных происходит при установлении на выводах nCE и nOE низкого логического уровня, а на выводе nPE – высокого логического уровня.

Запись команд или командных последовательностей происходит при установлении на выводах nCE и nPE низкого логического уровня и на выводе nOE – высокого логического уровня.

Запись специфических данных по определённым адресам или командных последовательностей в командный регистр инициирует режимы работы микросхемы. В таблице 4 определены доступные командные последовательности. Запись некорректного адреса и данных или их запись в неправильной последовательности может перевести микросхему в неопределённый режим. Для возврата её в режим чтения используется команда сброса – reset.

Запись команды reset в регистры микросхемы переводит её в режим чтения данных. Состояние адресных входов для этой команды не имеет значения. Команда reset может быть записана между циклами командной последовательности программирования, прежде чем начнётся программирование. Это переведёт микросхему в режим

Таблица 4. Определение команд на шинах микросхемы ОПЗУ 2М

Командные последовательности		Циклы	Циклы на шинах микросхемы							
			Первый		Второй		Третий		Четвёртый	
			Addr	Data	Addr	Data	Addr	Data	Addr	Data
Read		1	RA	RD						
Reset		1	XXX	F0						
Auto Select	ID производителя	4	555	AA	2AA	55	555	90	X00	1E
	ID устройства	4	555	AA	2AA	55	555	90	X01	F7
Program		4	555	AA	2AA	55	555	A0	PA	PD
Unlock Bypass		3	555	AA	2AA	55	555	20		
Unlock Bypass Program		2	PA	A0	PA	PD				
Unlock Bypass Reset		2	XXX	90	XXX	00				
Tune Program Time		4	555	AA	2AA	55	555	E0	XXX	PT

Примечание: X – значение UI1 или UIH; RA – адрес читаемой ячейки памяти; RD – данные, считываемые по адресу RA во время операции считывания; PA – адрес программируемой ячейки памяти; PD – данные, программируемые в ячейку памяти PA; PT – подстройка времени программирования, по умолчанию: 1Eh.

1. Все значения в таблице приведены в шестнадцатеричном виде.
2. Во всех командных циклах указаны операции записи, за исключением операции чтения массива данных.
3. Независимо от значения CONF (вход, определяющий 8/16-разрядную конфигурацию) адресные биты A17-A12, а также данные D15-D8 не имеют значения для командных и unlock-циклов.
4. Во время операции считывания командные и unlock-циклы не требуются.
5. Команда reset требуется для возврата в режим считывания массива данных.
6. Команду unlock bypass требуется выполнить перед командой unlock bypass program.
7. Для возврата в режим считывания массива данных в том случае, если устройство находилось в режиме unlock bypass, требуется команда unlock bypass reset.

считывания. Если программирование началось, то микросхема игнорирует команду сброса, пока не закончится операция.

Режим Autoselect предоставляет идентификаторы производителя и микросхемы с помощью идентификационных кодов, выдаваемых по шине данных. Команда Autoselect подаётся через командный регистр в соответствии с циклами, указанными в таблице 1. Командная последовательность Autoselect состоит из двух циклов разблокирования и непосредственно команды Autoselect. После этого микросхема входит в режим Autoselect, после чего можно считать информацию по любому адресу в любое время без инициализации других командных последовательностей. В цикле считывания по адресу 00h считывается код производителя. В цикле считывания по адресу 01h – код устройства. Записав команду reset, можно выйти из режима Autoselect в режим считывания массива данных.

Все адреса и данные защёлкиваются по положительному фронту nPE или nCE в зависимости от того, какое из событий произойдёт раньше. Соответствующие временные диаграммы представлены на рисунках 6–7.

При подаче командной последовательности программирования в микросхему программируется одно слово. Операция программирования инициируется четырьмя циклами на шинах микросхемы. Программная последовательность состоит из двух циклов разблокирования, команды setup, адреса и программируемых данных, запись

которых инициирует внутренний алгоритм программирования. Дальнейший контроль процесса программирования пользователю осуществлять не требуется, т.к. это осуществляется логикой микросхемы. Микросхема автоматически обеспечивает внутреннюю генерацию программных импульсов. В таблице 4 приведены необходимые циклы для входа в этот режим. После подачи командной последовательности программирования байта возможна проверка статуса операции программирования. Статус операции программирования проверяется путем опроса статусного переключающегося бита D6.

Переключающийся бит на D6 показывает статус внутреннего алгоритма программирования. Этот бит может быть прочитан по любому адресу и правомерен после последнего переднего фронта сигнала nPE в командной последовательности (перед операцией программирования). Во время внутреннего алгоритма программирования цикл считывания по любому адресу изменяет значение статусного бита D6 на инверсное (можно использовать чтение по nCE или nOE, но не по адресу). По завершении операции прекращаются переключения на D6.

При считывании переключающегося бита статуса необходимо прочитать данные дважды, чтобы определить, изменится бит статуса или нет. После второго считывания необходимо сравнить новое значение статусного бита с первым прочитанным. Если статусный бит не меняется, то операция программирования завершена. Можно прочитать

данные (с D7-D0 для CONF = 1, с D15-D0 для CONF = 0) на следующем цикле считывания (т.е. данные с предыдущих двух или более циклов считывания могут не быть верными и требуются только для опроса D6). Алгоритм опроса переключающегося бита приведён на рисунке 3.

Допускается не проводить проверку статуса операции программирования. В этом случае необходимо после подачи командной последовательности программирования байта выдержать паузу не менее максимального времени программирования байта tCYP_BYT (для CONF = 0 не менее tCYP_BYT, умноженного на два).

После операции программирования следует осуществить проверку записи данных путём считывания запрограммированного адреса. (Можно также сначала выполнить программирование всех необходимых адресов, а уже потом – проверку считыванием по этим адресам). В случае, когда прочитанные данные не совпали с записываемыми, следует повторить операцию программирования. Поскольку «единица» по данным означает ячейку с запрограммированным элементом памяти («пробитым» подзатворным диэлектриком), а «ноль» – с незапрограммированным, то повторную запись достаточно проводить только для ячеек с «непробитым» элементом. На входах данных следует устанавливать напряжения высокого уровня только в тех разрядах, которые незапрограммировались в предыдущих случаях.

После завершения внутреннего алгоритма программирования микросхема возвращается в режим считывания массива данных, и адрес больше не защёлкивается.

Любая команда, записанная в устройство во время исполнения внутреннего алгоритма программирования, игнорируется (кроме команды reset). Для корректного программирования данных командная последовательность программирования слова должна быть переинициализирована, если была записана команда reset.

Программирование может осуществляться в любой последовательности по любому адресу.

Режим Unlock Bypass позволяет системе программировать байты быстрее, чем при использовании стандартных последовательностей программирования. Режим Unlock Bypass инициируется с помощью двух циклов разблокирования и цикла разблокирования команды bypass, 20h. После входа в этот режим достаточно командной последовательности из двух циклов для программирования байта. Первый цикл этой после-

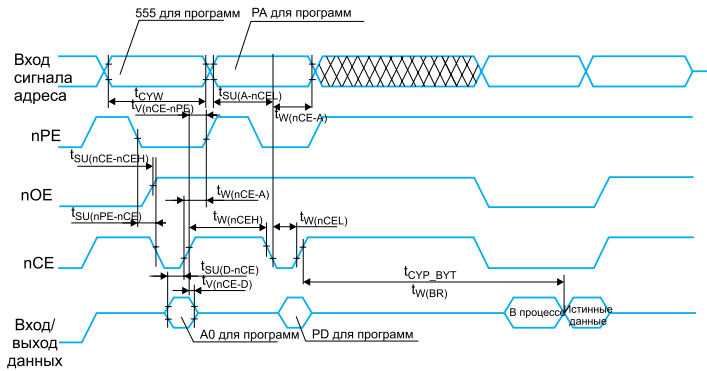


Рис. 7. Временная диаграмма цикла записи 2 микросхемы ОППЗУ 2М. Управление по nCE, $U_{nOE} = U_{IH}$

довательности содержит команду разблокирования bypass программирования, A0h. Второй цикл содержит адрес и программируемые данные. Последующие данные программируются подобным методом за два цикла. Этот метод обходится без двух циклов разблокирования, необходимых в стандартной последовательности программирования. В результате общее время программирования меньше. В таблице 4 приведены необходимые циклы для входа в этот режим.

В режиме Unlock Bypass разрешены только команды Unlock bypass program (программирование при разблокированном обходном регистре) и Unlock bypass reset (сброс при разблокированном обходном регистре). Для выхода из режима Unlock Bypass необ-

ходимо выдать командную последовательность из двух циклов Unlock Bypass Reset. Первый цикл должен содержать данные 90h, второй – данные 00h. После этого микросхема возвращается в режим считывания массива данных.

Командная последовательность Tune Program Time используется для изменения времени программирования каждого бита. Значение по умолчанию – 1Eh (что соответствует примерно 2 мс на каждый бит входных данных равный «единице»). При увеличении/уменьшении этого значения время программирования изменяется прямо пропорционально.

Рабочий диапазон напряжения питания микросхемы ОППЗУ 2М составляет 3,0–3,6 В, температурный диапазон: –60...125°C. В пределах

указанных диапазонов напряжений питания и температур максимальное время выборки по адресу и сигналу nCE составляет 100 нс, время выборки по сигналу nOE – 30 нс.

Время программирования байта информации – не более 100 мс. Ток потребления в режиме хранения (на входе сигнала nCE напряжение высокого уровня) при напряжении питания 3,6 В и температуре 125°C (худшие условия для этого параметра) не превышает 200 мкА. Динамический ток потребления в режиме чтения информации не превышает 100 мА при напряжении питания 3,6 В и температуре –60°C (худшие условия для этого параметра).

Микросхема выпускается в 64-выводном корпусе 5134.64-6. Программирование микросхемы может осуществляться с помощью USB-программатора, разработанного в ЗАО «ПКК Миландр».

За более подробной информацией по представленным в этой статье микросхемам однократно программируемых ПЗУ, а также по вопросам их приобретения обращайтесь в отдел технической поддержки или отдел маркетинга ЗАО «ПКК Миландр» (www.milandr.ru).

ЛИТЕРАТУРА

1. Современная электроника. №4. 2013. Компоненты и технологии. №9. 2013