

# НОВЫЙ АЦП КОМПАНИИ "МИЛАНДР" – ВЫСОКОЕ БЫСТРОДЕЙСТВИЕ И МАЛОЕ ЭНЕРГОПОТРЕБЛЕНИЕ

Ю.Агрич agrich.yu@ic-design.ru, В.Лифшиц lifshits.v@ic-design.ru

Сегодня широко востребованы АЦП, в которых сочетаются такие характеристики как высокая производительность, большая разрядность, широкая полоса пропускания и низкое энергопотребление. До сих пор устройства данного класса производились в основном зарубежными компаниями. Сейчас в ЗАО ПМК "Миландр" разработан и готовится к выпуску быстродействующий конвейерный АЦП с разрядностью 12 или 14 бит и частотой выборки 20–150 МГц – 5101НВ015. О его особенностях и возможностях рассказывается в статье.

## АРХИТЕКТУРА И ФУНКЦИОНИРОВАНИЕ

В состав микросхемы 5101НВ015 входят: конвейерный АЦП; подстраиваемый источник опорного напряжения  $V_{ref}$ ; источник напряжения синфазного уровня входного сигнала  $V_{cm}$ ; источник токов смещения; КМОП/LVDS-выходные драйверы; блок логики (формирователи тактовых сигналов; логика синхронизации, коррекции и калибровки; SPI-интерфейс) (рис.1, табл.1).

АЦП имеет дифференциальный аналоговый вход, но может преобразовывать и однопроводной сигнал, правда при этом ухудшаются точностные параметры. Вход тактового сигнала также дифференциальный, но возможна работа и от однопроводного КМОП тактового сигнала.

Для управления функциями АЦП предусмотрен SPI-интерфейс. Через него можно выбирать формат выхода (КМОП или LVDS), задавать напряжение опорного источника и синфазного уровня входного сигнала, выбирать режим калибровки, выполнять запись/чтение регистров калибровки при отладке АЦП.

АЦП функционирует следующим образом [1–5]. Дифференциальный входной сигнал одновременно выбирается схемами выборки 16 компараторов и устройством выборки-хранения (УВХ)

4-битного флеш-каскада (рис.2). Выходной сигнал УВХ, равный удвоенной разности входного сигнала и напряжения выхода цифро-аналогового преобразователя (ЦАП) флеш-каскада, обрабатывается далее 1,5-битными RSD (Redundant Signed Digit) каскадами [6]. Выходной каскад является 3-битным флеш-преобразователем. Избыточные 0,5 бит RSD-каскадов и избыточный бит последнего флеш-каскада используются для цифровой коррекции ошибок компараторов входного флеш-каскада и RSD-каскадов.

Стандартные опорное и входное ( $V_{in}$ ) напряжения равны 1 В (рис.3), но АЦП сохраняет работоспособность при увеличении их значений вплоть до напряжения питания. Это позволяет увеличить отношение сигнал-шум АЦП.

Максимальная амплитуда сигнала на выходе УВХ и в RSD-каскадах в четыре раза меньше амплитуды входного сигнала, что обеспечивает повышение быстродействия при уменьшенном токе потребления. Однако уменьшенная амплитуда сигналов требует более низкого опорного напряжения ( $V_{ref}$ ) для RSD-каскадов. Это напряжение формируется на выходе операционного усилителя (ОУ) с ошибкой, вызванной смещением нуля ОУ и рассогласованием сопротивлений резистивного делителя.

Указанная ошибка формирования  $V_{refi}$ , присущая данной архитектуре, вызывает необходимость ее калибровки, при этом одновременно калибруются ошибки усиления УВХ и первого RSD-каскада.

УВХ и входы всех каскадов АЦП выполнены по схеме двойной выборки для повышения быстродействия. Выборка реализуется двумя устройствами на переключаемых конденсаторах (семплерами), поочередно подключаемыми к входу УВХ или к усилителю. Усилитель все время, за исключением короткого периода переключения семплов, работает в режиме усиления сигнала. Плата за повышение быстродействия в УВХ с двойной выборкой – дополнительные статические и динамические ошибки из-за рассогласования параметров ключей и конденсаторов, а также моментов выборки.

Для уменьшения негативного влияния рассогласования параметров ключей и конденсаторов на параметры АЦП предусмотрены отдельные по семплерам калибровки смещения нуля УВХ и опорного напряжения  $V_{refi}$ .

### КАЛИБРОВКА

В АЦП введены по два токовых ЦАП для калибровки  $V_{refi}$  и смещения УВХ, а также ЦАП1к, аналогичный ЦАП1 флеш-каскада, для подачи напряжений, замещающих входные сигналы в режиме калибровки.

Отметим, что принятая реализация калибровки [7–9] не требует дополнительных компараторов и использует выходной сигнал центрального компаратора 3-битного флеш-каскада,

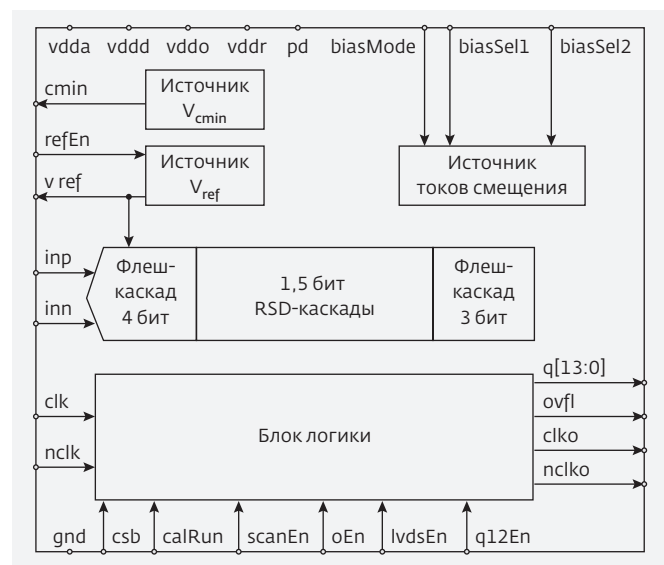


Рис.1. Блок-схема микросхемы АЦП

Таблица 1. Наименование и функциональное назначение выводов АЦП

Имя	Функциональное назначение в режимах: нормальный /SPI/тестовый (значение по умолчанию)
inn, inp	Прямой и инверсный аналоговые входы
vdda	Аналоговое питание
gnd	Земля
vref	Вход/выход опорного напряжения
cmin	Выход синфазного уровня для входного сигнала
refEn	Вход включения внутреннего опорного источника (1)
vddd	Цифровое питание
scanEn	Вход разрешения тестового режима (0)
calRun	Вход запуска калибровки / SPI / scanIn (0)
csb	Вход выбора кристалла для SPI (1)
oEn	Вход разрешения выходов / sclk/ clk (0)
lvdsEn	Вход включения LVDS-выхода (0)
ovfl	Выход переполнения / SPIout / scanOut
q12Sel	Вход включения 12-битного режима выхода (0)
vddo	Питание цифровых выходов
vddr	Питание предрайверов цифровых выходов
q0 – q13	КМОП цифровые выходы
clk0, nclk0	Прямой и инверсный выходы тактовой частоты
biasSel2	Вход управления током входного каскада (1)
biasSel1	Вход управления током смещения (1)
biasMode	Вход режима тока смещения (0 → частотно-зависимый ток)
clk, nclk	Прямой и инверсный входы тактовой частоты
pd	Вход выключения токов (1)

Примечания:

1. Общая земля (gnd) подается на микросхему через металлизированное основание корпуса. Земля подается также на крышку корпуса через один из выводов.
2. В 12-битном режиме выходов на выводах q0, q1 высокий импеданс.
3. Напряжение с одного источника питания vdd подается на выводы vdda, vddd, vddo, vddr.

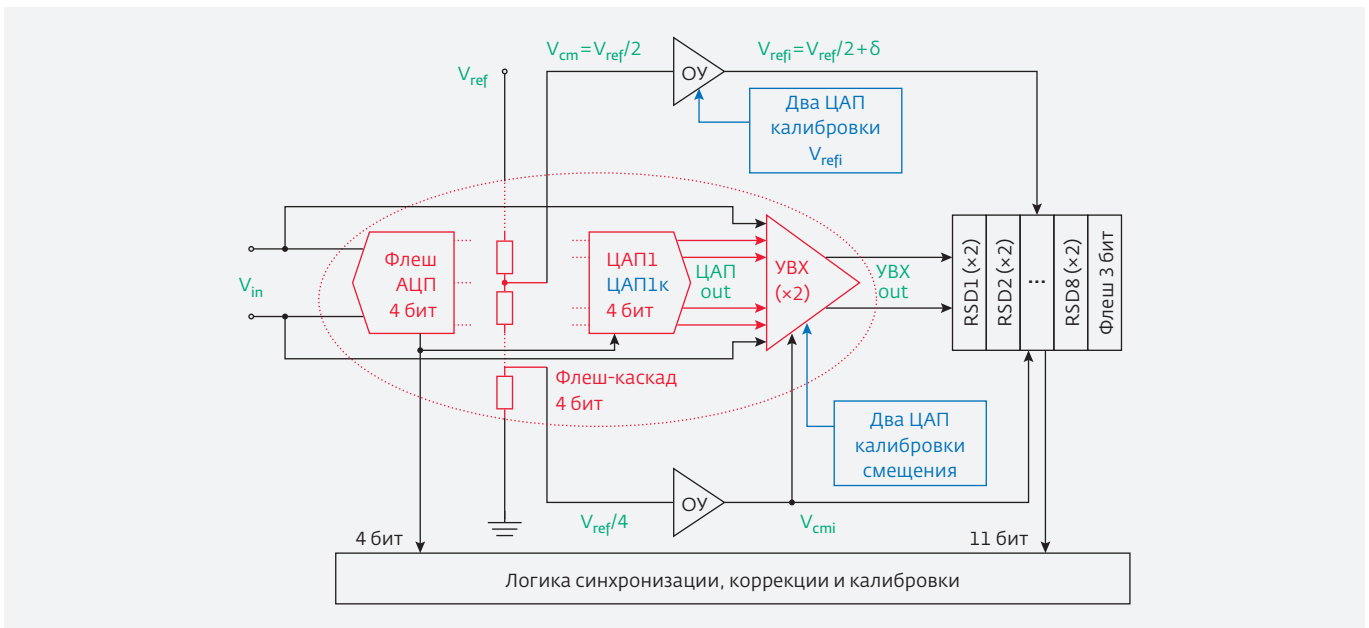


Рис.2. Функциональная схема 14-разрядного АЦП

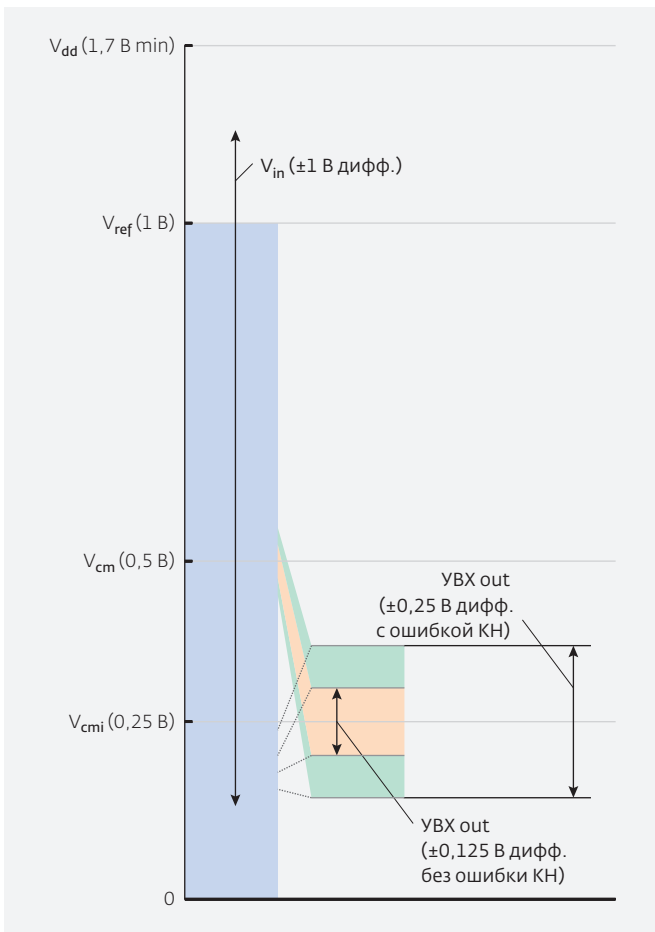


Рис.3. Диаграмма напряжений. КН – компаратор напряжения

сравнивающий выходное напряжение RSD-конвейера с нулем, и для калибровки смещения нуля, и для калибровки  $V_{refi}$ .

Калибровка запускается сигналом calRun. На входе УВХ поочередно формируются напряжения, равные нулю, положительному или отрицательному напряжению одного из 16 сегментов резистивного делителя входного флеш-каскада. Автомат калибровки определяет коды калибровочных ЦАП, при которых выходные коды АЦП соответствуют нулю и номинальным напряжениям всех сегментов резистивного делителя. Повторяя эти процедуры многократно (для снижения влияния случайного шума), автомат калибровки вычисляет следующие коды: код, компенсирующий ошибку смещения нуля для каждого семплера; код, компенсирующий ошибку  $V_{refi}$  для каждого семплера; коды ошибок, вызванных несогласованием резисторов делителя, для каждого из 16 сегментов.

При работе АЦП в обычном режиме вычисленные компенсирующие коды загружаются в калибровочные ЦАП, а результат преобразования суммируется с вычисленной ошибкой сегмента, в который попала текущая выборка.

Длительность калибровки пропорциональна глубине усреднения, обратно пропорциональна частоте выборки  $f_c$  и составляет 5,4 мс при  $f_c = 100$  МГц и глубине усреднения 32 (значение по умолчанию). Во время калибровки АЦП не выполняет нормальное преобразование и его выход выключен.

Можно выключать компенсацию различных ошибок через SPI. При этом значения кодов ошибок по-прежнему хранятся в регистрах и их компенсацию снова можно активировать без повторной калибровки.

Наличие шумов в процессе калибровки не позволяет полностью устранить внутренние ошибки АЦП, поэтому подстройкой кодов в регистрах калибровки можно улучшить параметры АЦП.

## АНАЛОГОВЫЙ ВХОД АЦП

Аналоговый вход оказывает наибольшее влияние на параметры АЦП, поэтому рассмотрим подробнее его особенности. Дифференциальный аналоговый вход АЦП подключен ко входу УВХ вычитателя-умножителя (SM) и входам схем выборки 16 компараторов флеш-каскада (рис.4). На рис.4 приведены п-канальные МОП-ключи в состоянии выборки входного сигнала. Горизонтальная линия в значке ключа соответствует его проводящему состоянию, вертикальная – непроводящему. Входы rdivp, dacp – отвод резистивного делителя флеш-каскада и положительный выход ЦАП соответственно. Вход vcmi – синфазный уровень для УВХ и компараторов.

Одновременность выборки сигналов в УВХ вычитателя-умножителя и в схемах выборки компараторов обеспечивается при условии:

$$C_3 \cdot (R_{55} + R_{51}) = C_1 \cdot (R_{11} + R_{15}),$$

где  $R_{xx}$  – сопротивление ключа  $xx$ .

Выполнение этого условия достигнуто пропорциональным уменьшением емкости  $C_3$  и ширины каналов ключей 51, 52, 55 в схеме выборки компараторов по сравнению с емкостью  $C_1$  и ключами 11, 12, и 15 УВХ вычитателя-умножителя, а также тщательным проектированием топологии с учетом паразитных сопротивлений и емкостей шин разводки.

## ВХОД ТАКОВОЙ ЧАСТОТЫ

Сигнал тактовой частоты ( $f_c$ ) может быть дифференциальным или однопроводным. Джиттер тактового сигнала при высокой частоте входного сигнала может существенно ухудшить динамические параметры АЦП. При частоте входного сигнала  $f_{in}$  и джиттере тактового сигнала  $t_j$  отношение сигнал/шум (SNR) ограничено величиной:

$$SNR = -20 \log(2\pi \cdot f_{in} \cdot t_j).$$

Так, при  $f_{in} = 70$  МГц и  $t_j = 1$  пс, SNR идеального 12-разрядного АЦП будет ограничено 66,3 дБ.

Возможна работа АЦП с однопроводным 1,8 В КМОП тактовым сигналом, подаваемым на неинвертирующий вход clk, при этом инвертирующий вход pclk должен быть подключен к земле через конденсатор 0,1 мкФ.

## УПРАВЛЕНИЕ ТОКОМ ПОТРЕБЛЕНИЯ

Ток потребления АЦП, а также быстродействие аналоговых схем (усилителей и компараторов), определяется величиной тока смещения ( $I_{bs}$ ). В рассматриваемом АЦП предусмотрены два режима работы источника тока смещения: пропорциональный тактовой частоте ток смещения при  $biasMode = 0$  (установлен по умолчанию) и независимый от частоты ток смещения при  $biasMode = 1$ .

Частотно-зависимый ток смещения существенно меньше, чем независимый, подвержен влиянию параметров технологического процесса изготовления, температуры и напряжения питания, поэтому работа в режиме  $biasMode = 0$  способствует минимизации тока и мощности, потребляемых АЦП.

АЦП имеет два входа управления величиной тока смещения:  $biasSel1$  и  $biasSel2$ . Режим по умолчанию выводов управления током смещения ( $biasMode = 0$ ,  $biasSel1 = biasSel2 = 1$ ) настроен на минимальный ток при тактовой частоте 20–80 МГц. Заземление вывода  $biasSel1$  увеличивает  $I_{bs}$  во всех каскадах АЦП на ~30%, а заземление вывода  $biasSel2$  повышает на ~50% ток смещения только для входного флеш-каскада.

Для получения лучших точностных параметров при частотно-зависимом токе смещения рекомендуется подключить выводы  $biasSel2$ ,  $biasSel1$  к земле.

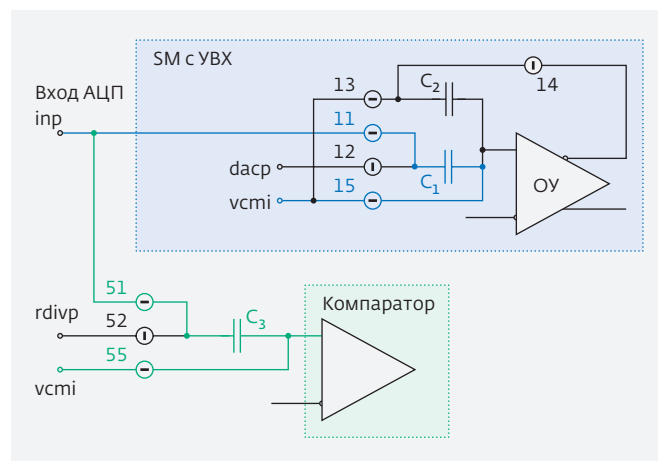


Рис.4. Функциональная схема положительного входа АЦП

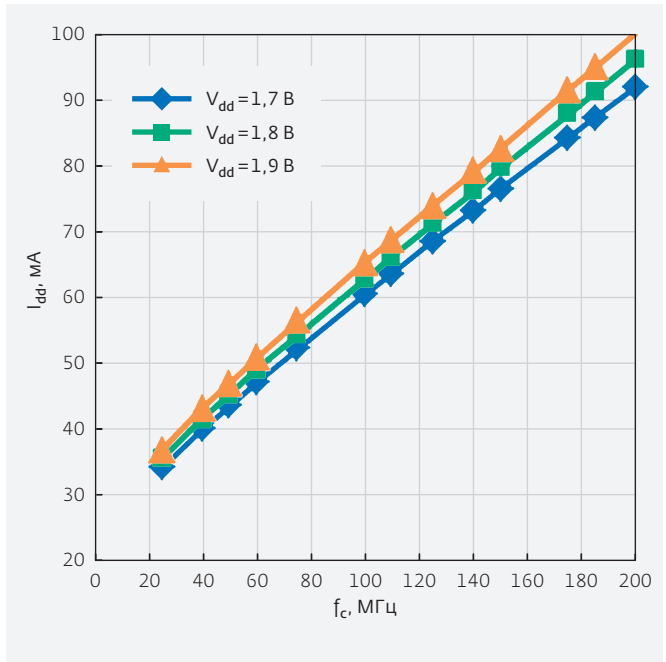
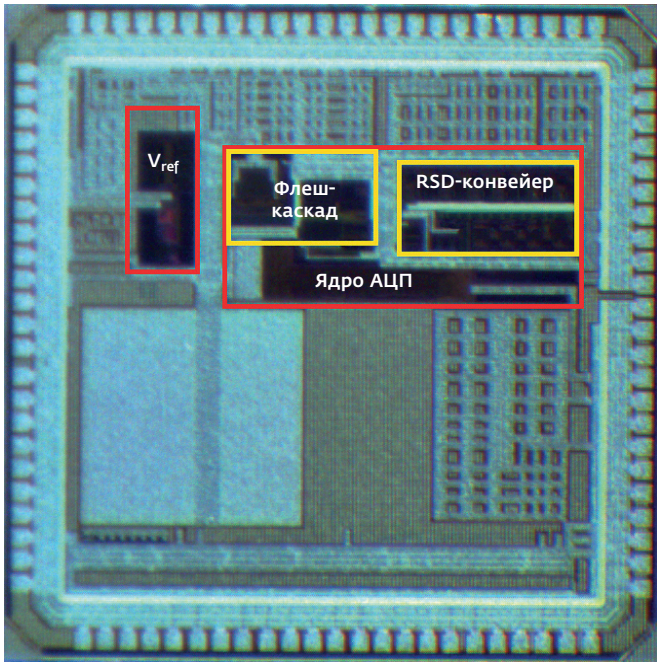


Рис.5. Микрофотография кристалла АЦП

Рис.6. Типовая зависимость тока потребления АЦП от тактовой частоты.  $f_{in}=9,77654$  МГц

АЦП имеет режим низкого энергопотребления при  $rd=1$ . В этом режиме постоянные токи потребления всех аналоговых схем отключены.

составлять 1 В (по умолчанию) или 0,5 В (выбирается командой SPI).

**ИСТОЧНИК ОПОРНОГО НАПЯЖЕНИЯ**

Величина опорного напряжения определяет диапазон входного сигнала и должна быть равна половине максимальной амплитуды дифференциального входного сигнала. Наибольшее отношение сигнал/шум достигается при максимальном

АЦП работает с внутренним (при  $refEn=1$ , по умолчанию) или внешним (при  $refEn=0$ ) опорным источником. Напряжение внутреннего источника может

Таблица 2. Типовые измеренные параметры АЦП

Параметр	Режим выхода	
	12 бит	14 бит
Разрядность, бит	12	14
Напряжение внутреннего опорного источника, В	1,0 ± 0,01	
Отношение сигнал/шум, дБ от полной шкалы (п.шк.) преобразования	68,5	70
Отношение сигнал/(шум+искажения), дБ п.шк.	67,5	69
Динамический диапазон, свободный от гармоник, дБн	81	81
Эффективное число бит (ЕНОВ)	10,9	11,2
Интегральная нелинейность, ЕМР	±0,6	±2,0
Дифференциальная нелинейность, ЕМР	±0,15	±0,4
Смещение нуля, %	±0,05	
Потребляемый ток, мА	68,5	70
Рассеиваемая мощность, мВт	123	126

Условия измерений: T=25°C; V<sub>dd</sub>=1,8 В; внутренний источник V<sub>ref</sub>; LVDS-выход с уменьшенной амплитудой; biasMode=0; biasSel1=biasSel2=0, f<sub>c</sub>=125 МГц; f<sub>in</sub>=9,77654 МГц; V<sub>in</sub>=2 В (пик-пик).

опорном напряжении 1,5 В, соответствующем амплитуде дифференциального входного сигнала 3 В. Следует учесть, что увеличение опорного напряжения ведет к уменьшению быстродействия, в связи с чем опорное напряжение более 1 В рекомендуется использовать при тактовой частоте не выше 80 МГц.

Для нормальной работы внутреннего источника опорного напряжения необходимо между выводами  $v_{ref}$  и  $gnd$  подключить фильтрующий конденсатор емкостью не менее 100 нФ с низким последовательным сопротивлением.

Ошибка напряжения внутреннего опорного источника и его температурный дрейф в основном определяют погрешность и температурный дрейф шкалы преобразования АЦП. Эти параметры АЦП можно существенно улучшить подстройкой опорного источника. Она реализуется записью через SPI 8-битового кода, корректирующего величину опорного напряжения и его температурный коэффициент.

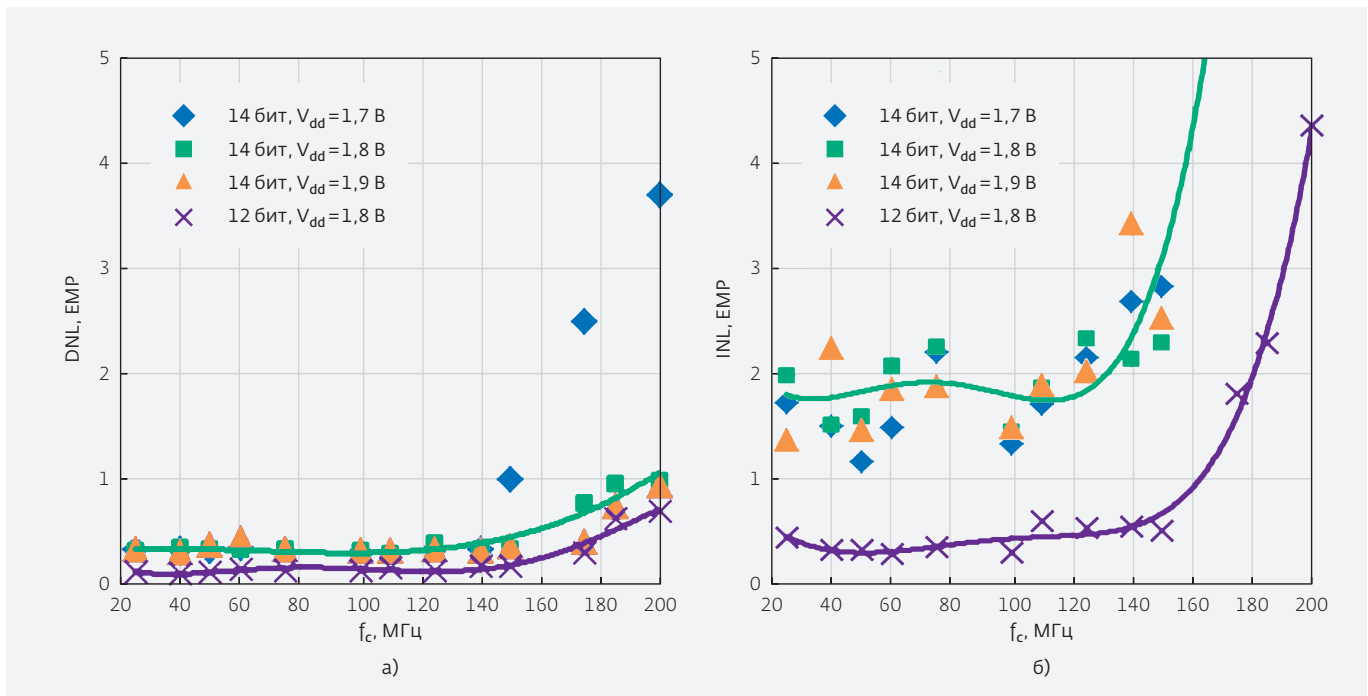
### ПАРАМЕТРЫ АЦП

Размер кристалла АЦП (рис.5) равен  $3,89 \times 3,82 = 14,9$  мкм<sup>2</sup>. Он определяется 130 мкм

шагом размещения контактных площадок, выбранным по требованиям сборки. Размер блока АЦП значительно меньше:  $2,05 \times 0,86 = 1,76$  мкм<sup>2</sup>. Блок источника опорного напряжения ( $V_{ref}$ ) также небольшой:  $0,32 \times 0,76 = 0,24$  мкм<sup>2</sup>. Свободная площадь кристалла заполнена RC-фильтрами опорного напряжения и питания.

В ходе измерений были определены типовые параметры АЦП (табл.2, рис.6-7). Зависимость тока потребления ( $I_{dd}$ ) от частоты выборки ( $f_c$ ) в режиме АЦП с частотно-зависимым током смещения практически линейна и на нее слабо влияет напряжение питания  $V_{dd}$  (см. рис.6). Дифференциальная нелинейность (DNL) слабо зависит от  $f_c$  в диапазоне до 140 МГц, а при больших  $f_c$  возрастает тем сильнее, чем ниже напряжение питания (см. рис.7а). Интегральная нелинейность (INL) также значительно увеличивается при частотах выше 140 МГц (см. рис.7б). При этом 14-разрядный АЦП показывает отсутствие пропусков кодов до частоты 200 МГц.

Несомненное достоинство АЦП – существенно меньшие, по сравнению с зарубежными аналогами, ток потребления и рассеиваемая мощность.



**Рис.7.** Типовые зависимости дифференциальной (а) и интегральной (б) нелинейности от тактовой частоты.  $f_{in} = 9,77654$  МГц

В научно-технической литературе для оценки качества АЦП часто используется критерий FOM (Figure of Merit), представляющий собой энергию преобразования на эффективный бит информации [10]:

$$FOM = (I_{dd} \cdot V_{dd} \cdot (1/f_c)) / 2^{ENOB}.$$

Представленный 14-разрядный АЦП имеет типовое значение  $FOM = 440$  фДж/бит, что является хорошим показателем для АЦП с частотой выборки 125 МГц, выполненного по технологии 0,18 мкм.

Опытные образцы АЦП уже сегодня доступны потребителям, а его серийные поставки планируются к концу этого года. Сегодня ЗАО ПКК "Миландр" ведет работу по улучшению параметров АЦП на частотах выборки до 200 МГц.

## ЛИТЕРАТУРА

1. **Агрич Ю.В., Лифшиц В.Б.** Архитектура быстродействующих конвейерных АЦП, оптимизированная под современные субмикронные технологии. – Сборник трудов Всероссийской конференции МЭС-2010, с.497.
2. Патент РФ №2341017. Быстродействующий аналого-цифровой преобразователь и способ его калибровки / Агрич Ю.В. Оpubл. 10.12.2008.
3. Патент РФ №2352061. Дифференциальный компаратор с выборкой входного сигнала / Агрич Ю.В. Оpubл. 10.04.2009.
4. Патент РФ №2442279. Аналого-цифровой преобразователь и способ его калибровки / Агрич Ю.В., Лифшиц В.Б. Оpubл. 10.02.2012.
5. **Агрич Ю.В., Лифшиц В.Б.** Быстродействующий АЦП с малым энергопотреблением. – Сборник трудов Всероссийской конференции МЭС-2012, с.362–367.
6. US Patent No. 5,644,313. Redundant signed digit A-to-D conversion circuit and method thereof / Rakers P.L. et al. Jul. 1, 1997.
7. Патент РФ №2520421. Аналого-цифровой преобразователь и способ его калибровки / Агрич Ю.В., Лифшиц В.Б., Лифшиц О.В. Оpubл. 27.06.2014.
8. Патент РФ №2520427. Аналого-цифровой преобразователь и способ калибровки смещения нуля / Агрич Ю.В., Лифшиц В.Б., Лифшиц О.В. Оpubл. 27.06.2014.
9. **Лифшиц В.Б., Агрич Ю.В.** Калибровка сегментов в конвейерных АЦП. – Сборник трудов Всероссийской конференции МЭС-2012, с.368–373.
10. **Kazutaka Honda, Masanori Furuta, Shoji Kawahito.** A Low-Power Low-Voltage 10-bit 100-MS/s Pipeline A/D Converter Using Capacitance Coupling Techniques. – IEEE Journal of Solid-State Circuits. 2007, V.42, №4, p.757–765.