

Микросхемы однократно программируемых ПЗУ на основе технологии antifuse серий 1645PT и 5576PT

Павел Леонов, Тимур Волков (Москва)

В статье описаны две микросхемы однократно программируемых постоянных запоминающих устройств, разработанных центром проектирования ЗАО «ПКК Миландр»: параллельное ПЗУ с произвольной выборкой на 256 кбит (32Кx8) и последовательное ПЗУ на 1 Мбит, предназначенное для конфигурации ПЛИС.

ВВЕДЕНИЕ

Как известно, существуют несколько разновидностей постоянных запоминающих устройств: масочно-программируемые ПЗУ (ROM), однократно программируемые ПЗУ (PROM), электрически программируемое ПЗУ с ультрафиолетовым стиранием (EPROM), ПЗУ с электрической записью и стиранием (EEPROM, флэш). Эти ПЗУ можно назвать классическими, поскольку технологии их производства хорошо отработаны. В то же время, всё больше зарубежных производителей уделяют внимание перспективным технологиям производства постоянных запоминающих устройств: сегнетоэлектрической памяти (FRAM); магниторезистивной памяти (MRAM); памяти, основанной на изменении фазового состояния вещества (CRAM); памяти, использующей бистабильные наномеханические переключатели (NRAM) и другим.

Перечисленные разновидности, «классические» или перспективные, различаются по информационной ёмкости, быстродействию, потребляемой мощности, рабочему напряжению питания, внутренней организации, интерфейсу и другим характеристикам. Но объединяющим свойством является их способность сохранять содержимое после выключения питания, т.е. *энергонезависимость*. Поэтому ПЗУ используются практически во всех устройствах, где требуются исходные данные для начала работы или программы, используемые в процессе вычислений, в том числе для хранения загрузочной конфигурации всех современных компьютеров и ПЛИС (FPGA).

Для конфигурации ПЛИС в автономных устройствах используются два

способа: загрузка из внешнего параллельного ПЗУ или микропроцессора (режим Passive Parallel) и загрузка из последовательного конфигурационного ПЗУ (режимы Passive Serial и Active Serial). Кроме того, ПЗУ применяются в различных устройствах специального и космического назначения для хранения кодов, шифров, констант, эталонов и т.д.

Каждая разновидность ПЗУ имеет свои преимущества и недостатки, учитывая которые, разработчики аппаратуры могут выбрать оптимальное решение для своей задачи. В настоящей статье мы остановимся на «классических» ПЗУ. Несомненно, EEPROM и флэш-память, обладающие возможностью многократной перезаписи информации в процессе эксплуатации, при большой информационной ёмкости на единицу площади кристалла, имеют преимущество перед масочными и однократно программируемыми ПЗУ. Однако, из-за использования плавающего затвора в качестве элемента памяти, эти ЗУ не могут обеспечить сохранность информации под воздействием ионизирующих излучений. Поэтому для функционирования в условиях космоса требуются запоминающие устройства, информация в которых не будет искажаться при любых внешних воздействиях, т.е. масочные или однократно программируемые ПЗУ.

Программирование масочного ПЗУ происходит в процессе изготовления, поэтому требуется значительное время для получения микросхемы, содержащей необходимую информацию. Сначала данные передаются заказчиком на фабрику изготовителя, затем изготавливается фотошаблон технологического слоя, сам кристалл, произво-

дится его тестирование и сборка в корпус и только после этого микросхема передаётся заказчику. Весь процесс записи информации занимает в среднем до двух и более месяцев, а с учётом того, что в ПЗУ часто записаны секретные коды и шифры, увеличивается вероятность утечки информации и, следовательно, сложность мероприятий для сохранения ее конфиденциальности.

При использовании микросхем однократно программируемых ПЗУ, заказчик приобретает уже проверенную микросхему, соответствующую требованиям технических условий (ТУ), и ему остаётся только записать требуемую информацию в ячейки памяти ПЗУ. Более того, в зависимости от функционального состава микросхемы (возможности внутрисхемного программирования), заказчик может запрограммировать микросхему, установленную на печатную плату.

ОСОБЕННОСТИ ТЕХНОЛОГИЙ ОДНОКРАТНО ПРОГРАММИРУЕМЫХ ПЗУ

Известно несколько типов однократно программируемых ПЗУ, использующих различные принципы записи информации в ячейки: программирование методом лазерного или электрического пережигания перемычек, программирование методом пробоя подзатворного окисла транзисторной структуры, восстановление проводящего состояния перемычек аморфного кремния под действием импульса программирования или пробоя диэлектрика оксид-нитрид-оксид (ONO) и др. Ячейки памяти, запись информации в которые основана на пробое диэлектриков или восстановлении перемычек аморфного кремния получили название «antifuse» (восстановление перемычек).

Технологии программирования ПЗУ различного типа можно сравнить по следующим показателям: возможности разводки соединений над ячейками памяти, возможности искажения записанных данных, возможности про-

граммирования в корпусе потребителем, необходимости в специализированном оборудовании, радиационной стойкости, «прозрачности» данных на кристалле (т.е. возможности восстановления информации, записанной в ПЗУ, по состоянию элементов программирования). Результаты такой классификации (в сравнении с гипотетической «идеальной» технологией) приведены в таблице 1. Применение методов лазерного или электрического пережигания перемычек не позволяет использовать разводку между другими блоками микросхемы, т.к. требуется доступ к каждой ячейке при пережигании лазером или наличие вскрытых окон в изолирующих диэлектриках для обеспечения надёжного пережигания перемычек. Электрическое пережигание перемычек не обеспечивает их надёжного программирования, поэтому в процессе эксплуатации микросхемы может происходить восстановление проводимости перемычки, приводящее к искажению записанной информации. Результаты пережигания перемычек при лазерном программировании и пробое подзатворного окисла более на-

Таблица 1. Особенности технологий программирования ПЗУ

	Лазерное пережигание перемычки (Laser fuses)	Электрическое пережигание перемычки (Fuses)	Плавающий затвор (флэш, EEPROM)	Пробой тонкого окисла (Antifuse)	Идеальная
Разводка соединений над ячейкой	Нет		Н/Д	Да	
Искажение записанных данных	Нет	Да		Нет	
Программирование в корпусе потребителем	Нет	Н/Д	Да		
Специализированное оборудование	Да	нет			
Радиационная стойкость	Да		Нет	Да	
Прозрачность данных на кристалле	Да		Нет		
Общая оценка	2	2,5	3,5	6	

дёжны, поэтому искажения записанных данных не происходит. При лазерном пережигании перемычек требуется специализированное оборудование, причём дорогостоящее. При электрическом пережигании и пробое окисла специализированного оборудования не требуется, – достаточно использовать несложный программатор.

Неоспоримым преимуществом ячейки памяти, использующей пробой подзатворного окисла, является невозможность считывания записанной информации с кристалла, поскольку

визуально определить, пробит ли диэлектрик, практически невозможно. Напротив, состояние перемычки после лазерного или электрического программирования можно определить под микроскопом. Указанное преимущество ячеек с элементами antifuse очень важно при использовании ПЗУ в системах защиты информации и других применениях, требующих повышенных мер обеспечения секретности.

Необходимость в специализированном оборудовании для доступа к

20 лет
на рынке МИКРОЭЛЕКТРОНИКИ
сохраняя достигнутое
созидая настоящее
приближая будущее

МИЛАНДР
Группа компаний

Радиационно стойкая микросхема однократно программируемого ПЗУ 1645PT2U*
для аппаратуры специального и двойного назначения

Емкость ОПЗУ - 256К (32К x 8) бит
Напряжение питания - 3,3В ±10%
Коэффициент программирования - 90%
Время выборки по адресу и по сигналу nCE - не более 100 нс
Время выборки по сигналу nOE - не более 30 нс
Температурный диапазон: от -60° до +125°С
Корпус: 64-выводной металлокерамический 5134.64-6

* доступны образцы и программаторы

124498, г. Москва, Зеленоград, проезд 4806, дом 6
тел: +7(495)981-54-33, факс: +7(495)981-54-36

www.milandr.ru, e-mail: info@milandr.ru

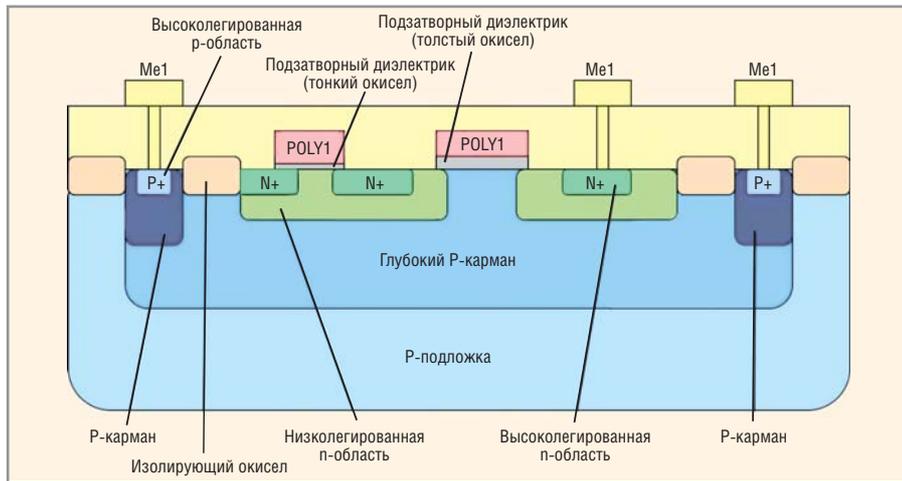


Рис. 1. Разрез структуры ячейки памяти ПЗУ с запоминающим элементом типа antifuse

каждой ячейке памяти при лазерном пережигании перемычек делает невозможным программирование в корпусе потребителями, в отличие от микросхем, использующих блоки однократно программируемых ПЗУ с электрическим пережиганием перемычек или пробоем тонкого окисла. Важным технологическим преимуществом запоминающих элементов типа antifuse является отсутствие технологического этапа термической постобработки микросхем для стабилизации запрограммированных перемычек из поликристаллического кремния.

Проведённое выше сравнение показывает, что для условий специального применения целесообразно использовать однократно программируемые ПЗУ с ячейками типа antifuse. Поэтому при разработке микросхем однократно программируемого ПЗУ с произвольным доступом ёмкостью 256 кбит и однократно программируемого конфигурационного ПЗУ ёмкостью 1 Мбит использовалась оригинальная ячейка памяти, основанная на пробое тонкого окисла. На рисунках 1 и 2 представлены разрез структуры и топология ячейки памяти.

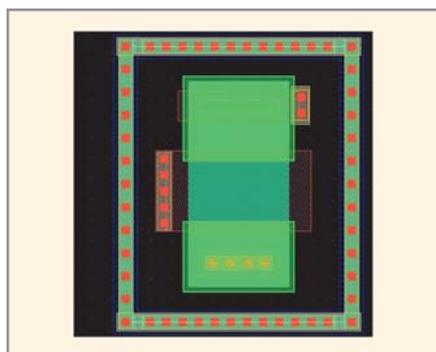


Рис. 2. Топологический чертёж ячейки памяти с элементом программирования antifuse

В качестве транзистора выборки в ячейке используется высоковольтный n-канальный транзистор с толстым подзатворным окислом и напряжением пробоя более 20 В. В качестве запоминающего элемента используется низковольтный n-канальный транзистор с дополнительным легированием в области канала. Пробивное напряжение подзатворного окисла низковольтного транзистора не превышает 8...10 В. Программирование проводится при напряжении 15...17 В, что обеспечивает качественную пробой тонкого подзатворного окисла низковольтного транзистора.

Микросхема 1645PT2У

Микросхема 1645PT2У представляет собой однократно электрически программируемое постоянное запоминающее устройство (ПЗУ) с произвольной выборкой с информационной ёмкостью 256 кбит (организация 32К слов по 8 бит), устойчивого к воздействию специальных факторов. Микросхема разработана по КМОП-технологии с минимальными проектными нормами 0,35 мкм, с одним уровнем поликремния и четырьмя уровнями металлизации. В качестве запоминающего элемента используется описанная выше ячейка типа antifuse.

Типовые режимы работы ПЗУ обеспечиваются управляющими сигналами nCE, nOE, nPE на соответствующих входах микросхемы в соответствии с временными диаграммами режимов считывания и программирования (см. рис. 3 и рис. 4). Выводы A0-A14 являются адресными входами, выходы данных D0-D7 являются двунаправленными, их состояние зависит от логических уровней управляющих сигналов.

При напряжении высокого уровня на входе nCE микросхема находится в режиме хранения, и её состояние не зависит от других управляющих сигналов, сигналов адреса и сигналов данных. Выходы микросхемы при этом находятся в состоянии высокого импеданса. В этом режиме микросхема потребляет минимальную мощность. Операции программирования и считывания возможны при активном сигнале nCE (напряжение низкого уровня на входе nCE).

При напряжении низкого уровня на входе nPE и напряжении высокого уровня на входе nOE происходит запись информации в определённые ячейки памяти в соответствии с сигналами на входах данных (D0-D7) и адресным кодом на входах адреса (A0-A14). По каждому адресному коду происходит выборка восьми ячеек памяти (по одной в каждом разряде) и последовательно, в зависимости от логического уровня на выводе данных (программирование ячейки происходит при высоком уровне на выводе данных, на остальных выводах данных низкий логический уровень), программируется байт входной информации.

Считывание происходит при напряжении высокого уровня на входе nPE; информация появляется на выходах микросхемы в соответствии с адресным кодом на входах адреса и напряжении низкого уровня на входе nOE. При наличии на входе nOE напряжения высокого уровня, выходы данных находятся в состоянии высокого импеданса. Сигнал nOE управляет выходными буферами, обеспечивая их переход в Z-состояние (при напряжении высокого уровня на входе nOE) независимо от состояния других управляющих сигналов.

Рабочий диапазон напряжения питания микросхемы составляет 3...3,6 В, температурный диапазон -60...+125°C. В пределах указанных диапазонов напряжения и температуры максимальное время выборки по адресу и сигналу nCE равно 100 нс, а время выборки по сигналу nOE - 30 нс. Ток потребления в режиме хранения (на входе сигнала nCE напряжение высокого уровня) при напряжении питания 3,6 В и температуре +125°C (худшие условия для этого параметра) не превышает 200 мкА. Динамический ток потребления в режиме чтения информации не превышает 50 мА при напряжении пи-

тания 3,6 В и температуре -60°C (худшие условия для этого параметра).

Микросхема выпускается в 64-выводном металлокерамическом корпусе 5134.64-6. Программирование микросхемы осуществляется с помощью USB-программатора, разработанного производителем.

**МИКРОСХЕМА
КОНФИГУРАЦИОННОГО
ОДНОКРАТНО
ПРОГРАММИРУЕМОГО ПЗУ
5576PT1У**

Программируемые логические интегральные схемы (ПЛИС) должны конфигурироваться данными каждый раз после включения питания, инициализации системы или при смене конфигурации. Конфигурационное устройство хранит конфигурационные данные и обеспечивает конфигурирование ПЛИС серии 5576ХС и аналогичных. Ядро конфигурационного устройства содержит два основных блока: конфигурационный контроллер и ОППЗУ. Блок ОППЗУ состоит из памяти ёмкостью 1 Мбит, которая программируется через последовательный канал, схемы формирования высоковольтного напряжения и генератора частоты, обеспечивающего необходимую длительность импульсов программирования. Блок-схема конфигурационного устройства представлена на рисунке 5.

Конфигурационное устройство 5576PT1У поддерживает два режима схем конфигурации ПЛИС:

- Active serial. Синхросигнал формируется на выводе DCLK ПЛИС и является входным для конфигурационного устройства. Режим выбирается при AS_PS = лог. 1;
- Passive serial. Синхросигнал формируется на выводе DCLK конфигурационного устройства и является входным для ПЛИС. Режим выбирается при AS_PS = лог. 0.

Микросхема поддерживает режим каскадного включения группы микросхем. В этом случае синхросигнал формируется либо первым устройством в цепочке, либо ПЛИС, а на входе LAST последнего устройства в цепочке должна быть лог. 1. В режиме конфигурирования последовательные данные поступают на вывод DATA конфигурационного устройства.

К основным функциям конфигурационного устройства также необходимо отнести возможность внутрисхем-

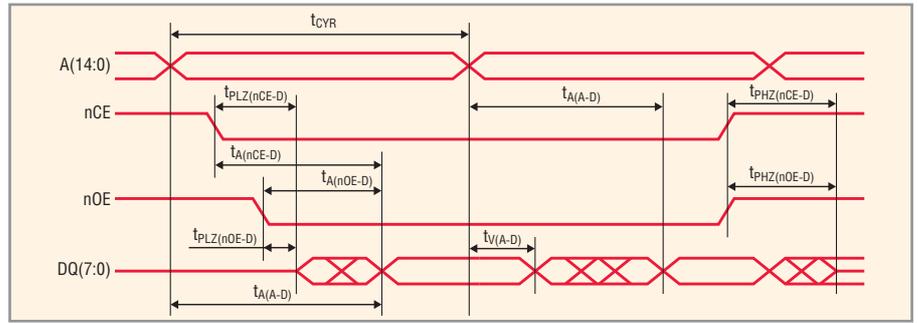


Рис. 3. Временная диаграмма режима чтения микросхемы 1645PT2У

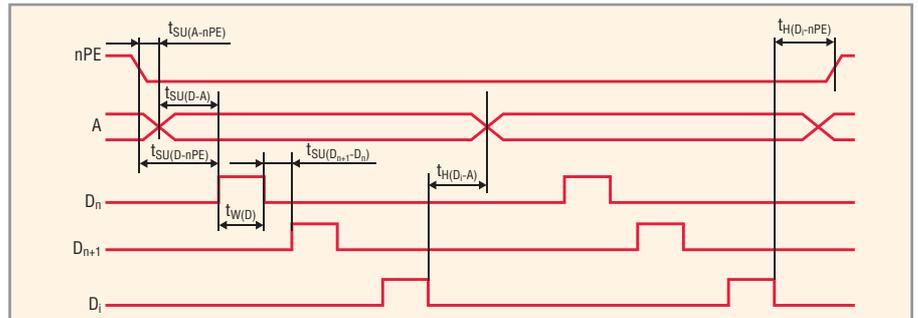


Рис. 4. Временная диаграмма режима программирования микросхемы 1645PT2У

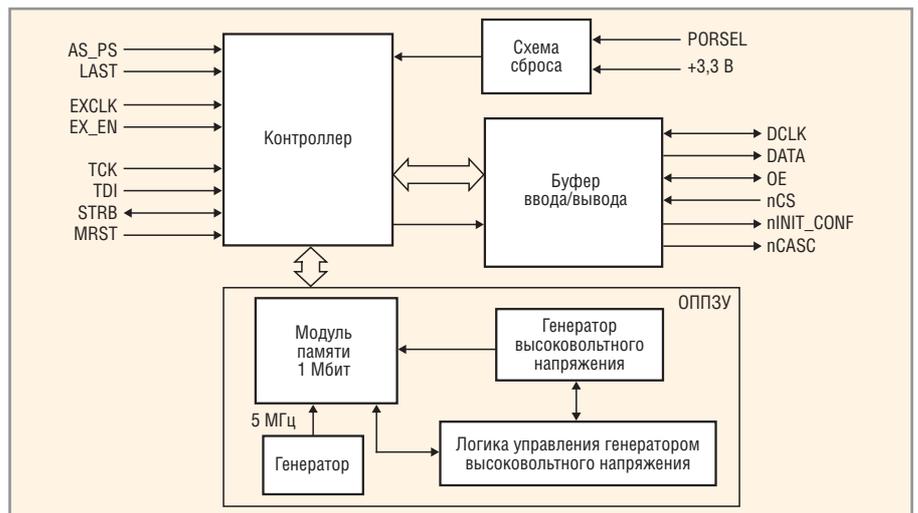


Рис. 5. Блок-схема конфигурационного ПЗУ 5576PT1У

ного программирования через последовательный интерфейс с защитой от случайного изменения ячеек памяти, а также возможность задания задержки схемы формирования сброса с помощью вывода PORSEL. Поскольку максимальная частота на входе DCLK ПЛИС может достигать 33 МГц, а устройство конфигурирования имеет внутренний генератор с частотой не более 5 МГц, предусмотрена возможность формирования внешнего синхросигнала на входе EXCLK при EX_EN = лог. 1 и AS_PS = лог. 0. При подаче синхросигнала на вход EXCLK он транслируется на выход DCLK.

Конфигурирование ПЛИС осуществляет контроллер конфигурационного устройства. Процесс состоит из чтения конфигурационных данных из памя-

ти, последовательной выдачи данных на вывод DATA и обработки ошибок. После окончания работы схемы сброса, контроллер, в зависимости от состояния выводов AS_PS, LAST, EX_EN, определяет схему и частоту конфигурации. После получения конфигурационных настроек контроллер проверяет готовность ПЛИС принимать конфигурационные данные, опрашивая линии nSTATUS и CONF_DONE. Если ПЛИС готова к приёму данных (nSTATUS = лог. 1, CONF_DONE = лог. 0), контроллер начинает чтение данных с адреса 0x0000 и передает их в линию DATA с использованием синхросигнала DCLK.

Помимо этого, контроллер отслеживает ошибки в процессе конфигурации. Ошибка CONF_DONE проис-

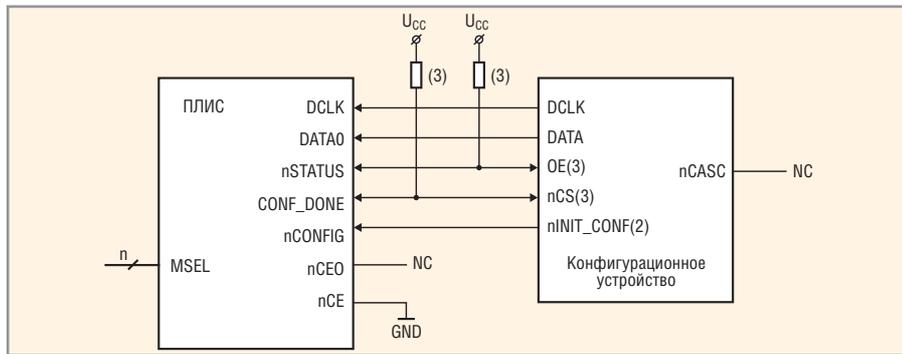


Рис. 6. Конфигурирование ПЛИС конфигурационным устройством

ходит, когда ПЛИС не устанавливает сигнал CONF_DONE в лог. 1 за 64 такта DCLK после того, как был передан последний конфигурационный бит. Когда обнаруживается ошибка CONF_DONE, контроллер формирует импульс лог. 0 на выводе OE длительностью 21 мкс, который сбрасывает nSTATUS в лог. 0. После освобождения вывода OE начинается повторное конфигурирование ПЛИС. Ошибка в контрольной сумме (CRC) происходит, когда ПЛИС обнаруживает искажение конфигурационных данных, которое может быть вызвано как помехами на плате, так и неудачной разводкой линий конфигурационных сигналов. ПЛИС сигнализирует контроллеру об ошибке низким уровнем на выводе nSTATUS. Если в ПЛИС установлен параметр «Auto-Restart Configuration After Error», он переводит сигнал nSTATUS в лог. 1 после периода ожидания, и контроллер пытается реконфигурировать ПЛИС. По окончании конфигурирования, контроллер переводит линию DCLK в лог. 0, а линию DATA – в Z-состояние (если LAST = лог. 0) или в лог. 0 (если LAST = лог. 1). На рисунке 6 показана схема подключения конфигурационного устройства к ПЛИС.

1. Особенности подключения конкретных семейств ПЛИС к конфигурационному устройству описаны в документации ПЛИС.
2. Вывод nINIT_CONF не требует подключения подтягивающего резистора. Если nINIT_CONF не применяется, то вывод nCONFIG можно подключить к питанию.
3. Выводы OE и nCS обязательно должны иметь подтягивающие резисторы к питанию, так как не имеют внутренних подтягивающих резисторов. Номинал резисторов определяется пользователем, но должен быть не менее 1 кОм.
4. Вывод LAST должен быть подключён к питанию.

Если конфигурационные данные ПЛИС превышают ёмкость одного конфигурационного устройства, то используется каскадное подключение нескольких конфигурационных устройств (см. рис. 7). В этом случае вывод nCASC предыдущего устройства подсоединяется к выводу nCS последующего. На входе LAST последнего устройства должна быть лог. 1, у остальных устройств – LAST = лог. 0. Если используется режим PS, то вывод AS_PS первого устройства в цепочке должен быть подтянут к земле, у остальных ус-

тройств – к питанию. Если для всех устройств в цепочке применяется режим AS, тогда выводы всех конфигурационных устройств AS_PS = лог. 1. Когда используется вывод nINIT_CONF, только вывод первого устройства подключается к выводу nCONFIG ПЛИС, у остальных устройств эти выводы остаются неподключёнными. У последнего конфигурационного устройства в цепочке вывод nCASC остаётся неподключённым.

Блок сброса (схема POR) удерживает систему в состоянии сброса, пока не установится напряжение питания. Время задержки POR включает время нарастания напряжения питания и программируемый пользователем счётчик задержки. Когда питание стабилизируется, схема POR освобождает вывод OE. Время POR может быть увеличено внешним устройством, удерживающим OE в лог. 0. Конфигурационное устройство поддерживает программирование задержки POR. Можно установить задержку POR по умолчанию 100 мс или уменьшить её до 2 мс для систем, требующих быстрого включения питания. Вывод PORSEL управляет задержкой POR: лог. 1 единица выбирает задержку 2 мс, лог. 0 – задержку 100 мс.

Для гарантии того, что конфигурационное устройство вошло в режим конфигурирования правильно, необходимо, чтобы схема POR ПЛИС закончила работу прежде, чем схема POR конфигурационного устройства. Задержка POR конфигурационного устройства $t_{PHL}(POR)$ при PORSEL= лог. 0 позволит ПЛИС включиться прежде, чем начнётся конфигурирование. Помимо этого, вывод nINIT_CONF конфигурационного устройства необходимо подключить к выводу nCONFIG

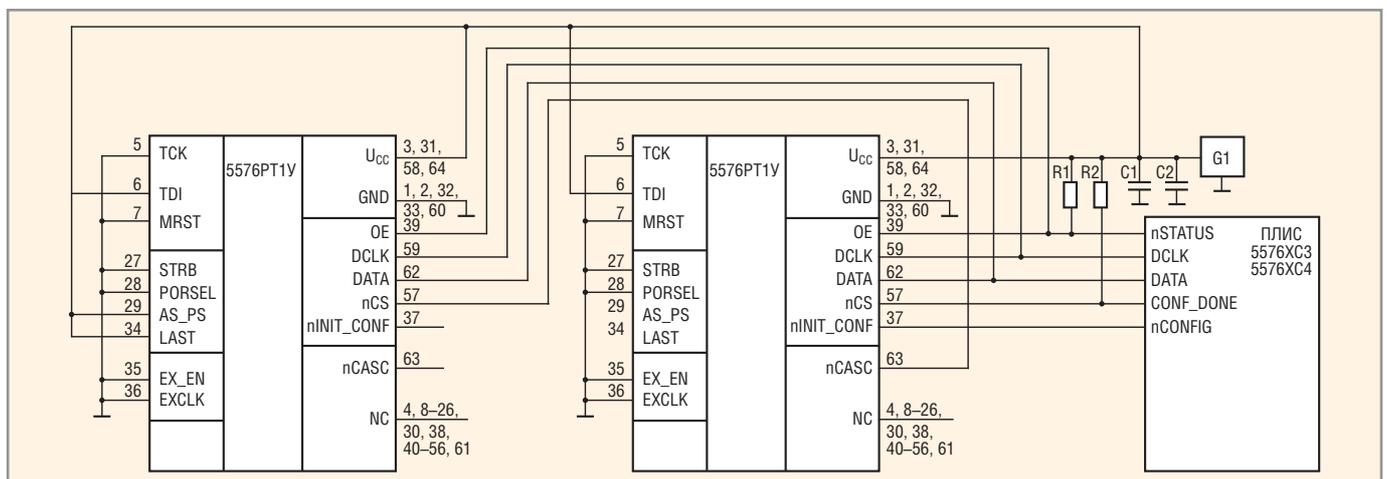


Рис. 7. Схема включения ПЛИС с несколькими конфигурационными микросхемами

ПЛИС, что позволит удерживать вывод nCONFIG в лог. 0, пока напряжение питания не стабилизируется.

Конфигурационное устройство программируется с помощью фирменного USB-программатора компании «Миландр» через специализированный последовательный интерфейс с защитой от случайного изменения ячеек памяти. Программатор поддерживает два формата файлов с конфигурацией ПЛИС: двоичный формат (*.rbf) и шестнадцатеричный (*.hexout).

Процедура записи байта в ячейку памяти инициируется четырьмя командными циклами, представленными в таблице 2. Программная последовательность состоит из двух циклов разблокирования, команды предустановки, адреса и программируемых данных, запись которых инициирует внутренний алгоритм программирования. Для определения окончания операции, необходимо контролировать сигнал занятости BUSY, который передаётся по двунаправленной линии данных последовательного интерфейса. Контроль других характеристик ячеек памяти не требуется. Конфигурационное устройство автоматически формирует программные импульсы и проверяет характерные для ячейки свойства.

Для входа в последовательный режим работы сигнал STRB = лог. 1 должен быть зафиксирован по переднему фронту TCK (см. рис. 8). Для выхода из последовательного режима необходимо произвести сброс с помощью сигнала MRST = лог. 0. Через последовательный интерфейс возможно выполнение операций записи и чтения памяти, они могут выполняться непосредственно с каждой 8-разрядной или 16-разрядной ячейкой памяти (разрядность памяти задаётся в команде). Для инициирования записи необходимо передать командные последовательности (см. таблицу 2), состоящие из нескольких циклов.

Режим полного цикла (см. рис. 9) может быть только четвёртым при программировании данных. Данный ре-

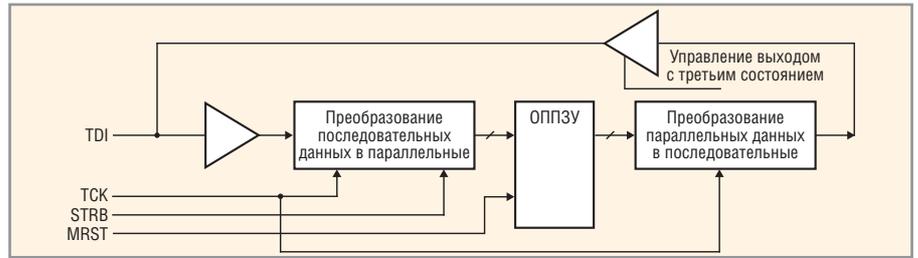


Рис. 8. Структурная схема последовательного канала

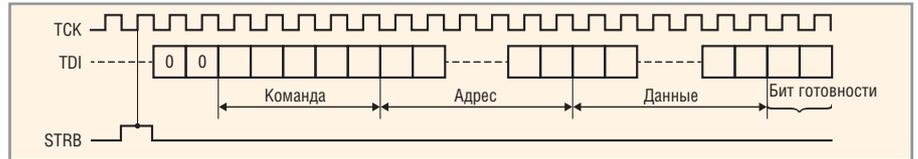


Рис. 9. Режим полного цикла

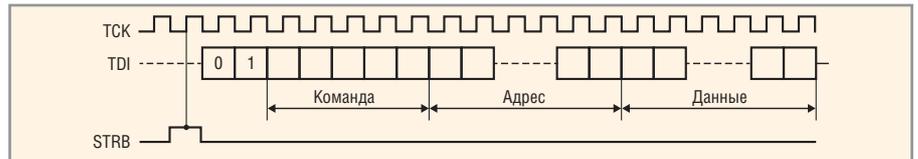


Рис. 10. Режим командного цикла

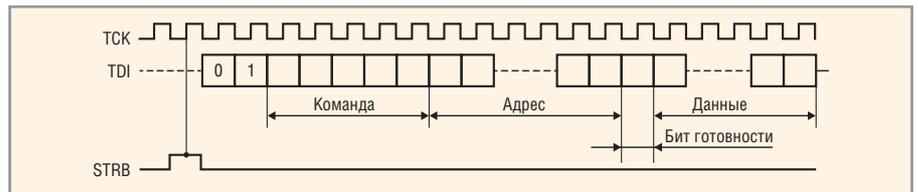


Рис. 11. Режим цикла чтения

жим инициируется стартовым символом 00 (см. таблицу 3), затем последовательно передаются адрес записываемой ячейки памяти и записываемые данные. После этого вывод TDI переключается на выход и на него выводится состояние сигнала BUSY. В случае инициирования внутреннего алгоритма программирования, этот сигнал переключается в лог. 0 через 3 импульса TCK, а по завершении операции переключается в лог. 1. Синхросигнал TCK необходимо подавать постоянно до окончания операции. Для гарантированного считывания сигнала BUSY необходимо производить не менее четырёх последовательных выборок с объединением результата по «И».

Команды, адрес и данные передаются младшими разрядами вперёд. В случае 8-разрядных данных передаётся 17-разрядный адрес, в случае 16-раз-

рядных данных – 16-разрядный адрес. При записи 16-разрядных данных младший байт берётся из таблицы, а старший байт имеет нулевое значение.

Режим командного цикла (см. рис. 10) может быть только первым, вторым или третьим при программировании данных. Данный режим инициируется стартовым символом 01, так же как и в полном цикле, затем следует команда, адрес и данные. Отличие состоит в том, что в этом режиме адрес фиксирован и всегда является 12-разрядным; данные также фиксированы и всегда являются 8-разрядными. Для выполнения командного цикла после его передачи необходимо подать не менее трёх дополнительных импульсов TCK.

Режим цикла чтения (см. рис. 11) инициируется стартовым символом 10, далее через вывод TDI последовательно передаются команда и адрес,

Таблица 2. Командные последовательности

Командные последовательности	Циклы	Циклы на шине											
		Первый		Второй		Третий		Четвёртый		Пятый		Шестой	
		Addr	Data	Addr	Data	Addr	Data	Addr	Data	Addr	Data	Addr	Data
Запись	4	555	AA	AAA	55	555	A0	PA	PD				

Таблица 3. Таблица истинности последовательного режима

Стартовый символ [1:0]	Режим работы
00	Полный цикл
01	Командный цикл
10	Цикл чтения
11	Повтор цикла

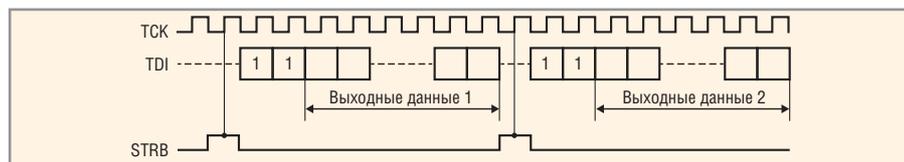


Рис. 12. Повтор цикла чтения

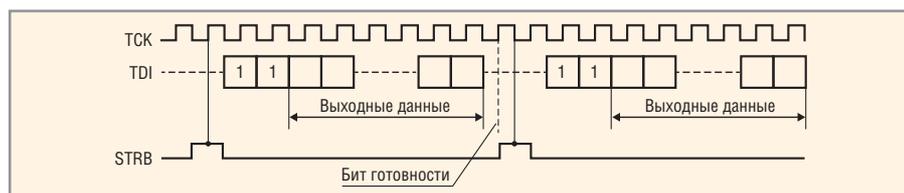


Рис. 13. Повтор цикла записи

затем вывод TDI переключается на выход и выводится содержимое сигнала занятости BUSY, который сигнализирует о неоконченной операции программирования. Если сигнал BUSY = лог. 1, то младшими разрядами вперёд выдвигаются данные соответствующей разрядности.

Если в следующем за циклом чтения режимом текущий стартовый символ равен 11, то происходит повтор цикла чтения (см. рис. 12). Данные по адресу, равному предыдущему адресу плюс единица, выводятся на выход TDI последовательно, младшими разрядами вперёд. После это-

го адрес автоматически инкрементируется и происходит ожидание следующего высокого уровня сигнала STROBE. Если следующий за ним стартовый символ 11, то происходит повтор чтения, а затем инкремент адреса и т.д. Разрядность данных соответствует разрядности данных предыдущего цикла чтения.

Если предыдущий режим работы является полным циклом и текущий стартовый символ 11, то происходит повтор цикла записи (см. рис. 13) по линии TDI по адресу, равному предыдущему плюс единица. Затем происходит вывод на выход TDI состоя-

ния сигнала BUSY (аналогично режиму полного цикла). После окончания записи адрес автоматически инкрементируется и ожидается следующий высокий уровень сигнала STROBE. Если следующий стартовый символ 11, то происходит повтор записи, а затем инкремент адреса и т.д. Разрядность данных соответствует разрядности данных предыдущего полного цикла.

Рабочий диапазон напряжения питания микросхемы 5576PT1У составляет 3...3,6 В, температурный диапазон –60...125°C. Ток потребления в режиме хранения при напряжении питания 3,6 В и температуре +125°C (худшие условия для этого параметра) не превышает 500 мкА. Динамический ток потребления в режиме чтения информации не превышает 40 мА при напряжении питания 3,6 В и температуре –60°C (худшие условия для этого параметра). Микросхема выпускается в 64-выводном металлокерамическом корпусе 5134.64-6.

Подробную информацию о представленных в статье микросхемах однократно программируемых ПЗУ можно найти на интернет-странице производителя www.milandr.ru. ©

Новости мира News of the World Новости мира

SK Hynix покинула тройку лидеров рынка флэш-памяти

Согласно данным аналитического агентства DRAMeXchange, в 2012 году продажи флэш-памяти компании Samsung Electronics сократились на 4,9%. Несмотря на это, южнокорейский гигант продолжает удерживать лидерство в отрасли.

Выручка Samsung от продаж NAND-чипов в 2012 году составила \$7,29 млрд. Это обеспечило ей долю на рынке в размере 38,2%. Второе место заняла компания Toshiba с долей 27,9%. Тройку лидеров замыкает Micron Technology с долей 13,9%.

Если первые две позиции остались неизменными, то появление на третьем месте компании Micron нельзя обойти вниманием. В 2012 году ей удалось обойти своего главного конкурента – компанию SK Hynix, доля которой снизилась с 12,3 до 11,9%. Выручка Micron увеличилась на 9,7% за год, тогда как доходы SK Hynix упали на 10,1%. Выручка Toshiba снизилась на 14,6% по сравнению с 2011 годом, но большее опережение ближайших преследователей позволяет ей пока оставаться недосыгаемой.

В целом совокупная выручка в отрасли NAND-микросхем в 2012 году снизилась на

6,6% – до \$19,06 млрд. В четвертом квартале выручка выросла на 14,6% по сравнению с третьим кварталом, что объясняется ростом спроса на флэш-память благодаря выпуску множества новых смартфонов и планшетов.

www.digitimes.com

«Ангстрем» обратится в Сбербанк

Российский производитель микросхем «Ангстрем» собирается подписать со Сбербанком несколько взаимосвязанных договоров об открытии невозобновляемых кредитных линий и договора банковской гарантии. Этот вопрос вынесен на рассмотрение совета директоров компании.

По словам представителя компании Алексея Дианова, займы будут потрачены на финансирование работ предприятия по государственным контрактам на выполнение опытно-конструкторских работ.

Пресс-служба Сбербанка пока никак не прокомментировала озвученную информацию.

По итогам 2010 г. около 35% выручки «Ангстрема» приходилось на долю госзаказов. В 2011 г. предприятие подписало контракт с Минобороны на выполнение опыт-

но-конструкторских работ «Унификация» на сумму 3,8 млрд руб. При этом стоимость активов предприятия на момент заключения сделки составляла 2,9 млрд руб.

В 2011 г. выручка «Ангстрема» составляла 1,9 млрд руб., а активы компании были оценены в 4,5 млрд руб.

Компания производит интегральные микросхемы для оборонной, космической и атомной отраслей промышленности, комплексов и систем цифровой связи. Более 50% коммерческой продукции предприятия (кристаллы на пластинах и микросхемы) экспортируется. Основные конечные потребители кристаллов на пластинах и микросхем «Ангстрема» на внешнем рынке – сборочные заводы в Юго-Восточной Азии, производящие электронную аппаратуру массового спроса.

В холдинг «Ангстрем» входят ОАО «Ангстрем», ОАО «Ангстрем-М», ОАО «Сборочное производство «Ангстрем»» (СП «Ангстрем»), ОАО «НПО Ангстрем», ОАО «Ангстрем-Т», «Ангстрем-2М» и «Ангстрем-Дизайн». Группа подконтрольна бывшему министру связи Леониду Рейману.

<http://rosrep.ru/>