

ПЛАТФОРМА ДЛЯ СОЗДАНИЯ ИМС, СТОЙКИХ К СВФ – ПОЛНЫЙ НАБОР КОМПОНЕНТОВ

С.Шумилин, А.Однолько, Р.Домбровский, М.Какоулин kakoulin@ic-design.ru

Сегодня для создания конкурентоспособных интегральных микросхем (ИМС) нужны специальные платформы, объединяющие технологии производства, библиотеки и IP-блоки различных компонентов и др. Это особенно актуально для ИМС с повышенной стойкостью к специальным воздействующим факторам (СВФ), где предъявляются специфические требования к блокам микросхем. Об одной из перспективных платформ для разработки таких ИМС рассказывают ее создатели.

Современному разработчику функционально сложных СБИС кроме моделей полупроводниковых элементов, изготавливаемых в рамках того или иного технологического процесса (транзисторы, конденсаторы, резисторы и т.п.), нужны еще и многие другие более сложные элементы. Для разработки цифровых и цифро-аналоговых схем требуются библиотеки стандартных цифровых элементов и схем ввода-вывода (STD и IO), готовые блоки или компиляторы памяти типа ОЗУ, ПЗУ или энергонезависимой памяти (флеш, однократно программируемая и др.). Кроме того, для уменьшения времени проектирования и снижения рисков ошибок неплохо иметь библиотеки аналоговых IP-блоков (АЦП, ЦАП, генераторов и др.). Весь такой комплект технологий, библиотек и блоков составляет технологический базис, или технологическую платформу, для проектирования СБИС (рис.1).

Разумеется, для надежного и быстрого создания СБИС с повышенной стойкостью к СВФ крайне желательно иметь такую технологическую платформу. Почувствовав рыночную потребность в стойких СБИС, мы приступили к ее созданию несколько лет назад. Как видно из рис.1, в основе всего лежит технология производства, ее выбор определяет

предельные возможности будущих СБИС. Какие критерии задать для оптимального выбора технологии? Мы выбрали три основных показателя для СБИС: уровень стойкости к СВФ, производительность и функциональность (рис.2).

Разберем каждый из этих показателей. Начнем с уровня стойкости к СВФ. Он зависит от параметров



Рис.1. Технологическая платформа, необходимая для проектирования современных СБИС



Рис.2. Алгоритм выбора техмаршрута изготовления СБИС

технологии изготовления, топологического и схемотехнического исполнения элементов. Параметры технологии изготовления стоят на первом месте по степени влияния. Так, например, уменьшение проектных норм ведет к уменьшению слоя подзатворного диэлектрика, что в свою очередь приводит к увеличению стойкости к дозовым эффектам. Но, с другой стороны, уменьшение проектных

норм повышает уязвимость полупроводниковых приборов к сбоям и отказам, вызванным попаданием заряженных частиц. Это происходит, в том числе, из-за того, что размеры элементов и энергия их переключений становятся сопоставимыми с размерами частиц и энергиями деактивации. Поэтому здесь необходим поиск некоторого оптимума, тем более учитывая тот факт, что уже на





...сохраняя **достигнутое,**
созидая **настоящее,**
приближая **будущее...**

www.milandr.ru

Разработка и производство интегральных микросхем

технологических нормах 0,18 мкм при применении конструктивно-топологических методов можно достичь уровня стойкости к дозовым эффектам, удовлетворяющего любым требованиям к электронной компонентной базе со стороны космической аппаратуры. Экспериментальные данные показывают также, что при проектных нормах 90–65 нм эти требования можно удовлетворить и без применения специальных конструктивно-топологических методов. То есть проектирование спецстойких ИМС возможно на основе стандартных транзисторов. Другой важный фактор – это уровень стойкости к импульсным воздействиям. Они приводят к сбою в работе ИМС и/или возникновению тиристорного эффекта. Парировать такие отказы можно применением специальных топологических методов или путем полной диэлектрической изоляции полупроводниковых приборов (технологии типа кремний на изоляторе (КНИ)). Таким образом, наиболее оптимальным с точки зрения всех компонентов специальной стойкости было бы использование технологии КМОП КНИ с проектными нормами 0,18–0,13 мкм.

Второй показатель – производительность будущих СБИС. Если мы говорим о цифровых схемах, то основной показатель производительности – тактовая частота функционирования СБИС (F_c). Здесь зависимость однозначная. С уменьшением проектных норм теоретическая тактовая частота цифровой СБИС также увеличивается. Теория говорит о том, что задержка цифрового элемента имеет квадратичную зависимость от длины канала (L) МОП-транзистора (проектная норма прямо определяет длину канала МОП-транзистора). На практике зависимость близка к линейной из-за других факторов, влияющих на быстроедействие элементов. Еще один важный момент – с уменьшением проектных норм растет удельная плотность элементов. Говоря простыми словами, увеличивается количество элементов, которые могут быть изготовлены на одном квадратном миллиметре кристалла. Чтобы проиллюстрировать зависимость тактовой частоты от проектных норм приведем максимальные тактовые частоты 16-разрядного процессора ЦОС, аналогичного TMS320C54xx. При технологии изготовления 0,35 мкм экспериментально была получена тактовая частота 60 МГц (с учетом диапазонов напряжения питания и рабочих температур), а при технологии изготовления 0,18 мкм это же процессорное ядро функционирует на частоте 120 МГц. Так как технологическая платформа создается на длительное время, то она должна иметь запас по производительности. Это

приводит к выбору технологии с проектными нормами 0,18 мкм и менее. Вместе с тем большинство применений в космической отрасли не требуют тактовых частот цифровых СБИС выше 200 МГц.

Последний критерий – необходимая функциональность разрабатываемых СБИС. Под этим понимается наличие таких модулей как встроенные генераторы и умножители тактовых частот, блоки АЦП и ЦАП, встраиваемые блоки преобразования различных интерфейсов, память программ и данных разных типов (ОЗУ, ПЗУ, флеш, ППЗУ и др.). Для реализации столь широких функциональных возможностей СБИС требуется технологический процесс, обладающий возможностью изготовления ряда МОП-транзисторов с различным напряжением питания, биполярных транзисторов, различных типономиналов резисторов и емкостей, а также имеющий несколько типов элементарных ячеек памяти. Блоки ОЗУ и ПЗУ можно разработать в рамках любого технологического маршрута, а вот блоки энергонезависимой памяти (флеш, EEPROM, ППЗУ) есть далеко не всегда. Их отсутствие сужает возможности по изготовлению некоторых типов микросхем, например, микроконтроллеров.

С учетом всех соображений в качестве оптимального был выбран техпроцесс на основе КМОП КНИ с проектными нормами 0,18 мкм, содержащий три типа МОП-транзисторов, различающихся по напряжению питания, широкий набор конденсаторов и резисторов. В данном маршруте нет ячеек флеш- или EEPROM-памяти, но такая память все равно не может быть использована в СБИС с повышенным уровнем стойкости к специальным факторам. Энергонезависимая память будет выполнена в виде однократно электрически программируемой ПЗУ на основе antifuse-ячеек. Данный процесс обладает всем необходимым для построения такого типа памяти.

Следующий шаг в создании платформы – это разработка библиотек полупроводниковых элементов (транзисторов, диодов, резисторов, конденсаторов и др.), библиотек стандартных цифровых ячеек и схем ввода-вывода. В чем состоит задача по созданию таких библиотек, если каждая фабрика предоставляет полный набор библиотек под каждый технологический процесс, который у нее есть? Дело в том, что существующие стандартные библиотеки не предназначены для создания СБИС с повышенными требованиями к специальным факторам. Так, например, исследования показывают, что стандартные МОП-транзисторы с напряжением питания 1,8 В, а также цифровые схемы, построенные на их основе, имеют уровень

стойкости к дозовым эффектам в 10 раз ниже максимально требуемого (здесь и далее речь идет об элементах, изготовленных по техпроцессу с проектными нормами 0,18 мкм). А стандартные МОП-транзисторы с напряжением питания 3,3 или 5,0 В имеют стойкость еще в 2-3 раза хуже. В первую очередь деградируют такие параметры п-канальных транзисторов, как ток утечки и пороговое напряжение. Поэтому стандартные библиотеки полупроводниковых элементов должны быть доработаны следующим образом:

- дополнены п-канальными МОП-транзисторами, выполненными с использованием конструктивно-топологических методов увеличения стойкости;
- модели таких транзисторов должны быть уточнены;
- в модели всех элементов должны быть добавлены коэффициенты, учитывающие зависимости изменения их основных параметров от воздействия специальных факторов.

Существует несколько распространенных конструктивно-топологических методов увеличения стойкости, а именно создание транзисторов Н-, Р- или О-типа. Данные методы подразумевают создание топологических структур в районе затвора

МОП-транзистора, которые препятствуют образованию паразитных каналов утечки. Так, например, МОП-транзисторы Р- или О-типа относятся к кольцевым транзисторам, что означает исполнение их затвора в виде замкнутого кольца, у которого исток транзистора находится в центре этого кольца. Экспериментальные исследования показывают, что наилучшего эффекта можно добиться, используя в качестве п-канальных транзисторы О-типа. Стойкость таких транзисторов к дозовым эффектам увеличивается до 10 раз по сравнению с обычными, изготовленными в том же технологическом процессе. Такой подход имеет также и минусы, а именно существенное увеличение площади элементов, а, следовательно, и СБИС в целом, построенных на основе кольцевых транзисторов (рис.3). Также уменьшается и теоретическая максимальная тактовая частота. Но это является платой за увеличение стойкости.

В итоге при создании технологической платформы стандартная библиотека полупроводниковых элементов была дополнена п-канальными транзисторами О-типа с различным напряжением питания. В модели всех транзисторов добавлены коэффициенты, учитывающие зависимости изменения их основных параметров от воздействия специальных

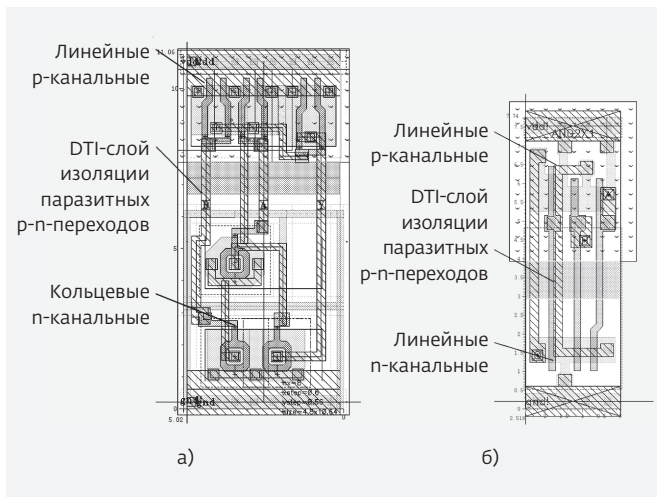


Рис.3. Размеры топологии элемента "И" с кольцевыми (а) и обычными (б) p-канальными транзисторами. DTI (deep trench isolation) – глубокая щелевая изоляция

факторов. Данные зависимости были получены из экспериментальных данных. Также были экспериментально проверены изменения номиналов резисторов и емкостей при воздействии специальных факторов – они оказались незначительными. Библиотеки цифровых стандартных ячеек и схем ввода-вывода были переведены на p-канальные транзисторы O-типа. То есть, по сути, разработаны заново. В библиотеки цифровых стандартных ячеек были добавлены триггеры на основе ячеек DICE (Dual Inter-locked storage Cell) для увеличения устойчивости будущих цифровых СБИС к сбоям.

Дальнейшим логическим шагом стала разработка блоков ПЗУ и ОЗУ с применением библиотек, созданных на предыдущем шаге. Наилучшим решением было бы создание компилятора памяти типа ОЗУ и ПЗУ. Но недостаток ресурсов привел к созданию небольшого ряда таких блоков различной емкости – от 128 до 8192 40-разрядных слов. Разрядность блоков обусловлена введением восьми разрядов контроля и коррекции одиночных ошибок для парирования сбоев, вызванных попаданием частиц. То есть фактически это 32-разрядные блоки.

Как было сказано выше, технологическая платформа была бы неполной без блоков энергонезависимой памяти. Эксперименты с изготовлением тестовых кристаллов позволили отработать ячейку типа antifuse, использующую для хранения информации эффект пробоя подзатворного диэлектрика. Такой тип памяти имеет высокую надежность хранения данных, длительный срок хранения информации (ограниченный временем



Рис.4. Созданная технологическая платформа для проектирования современных спецстойких СБИС

жизни самой ИМС) и достаточную стойкость к СВФ. Напряжение программирования такой ячейки 7,5–8,5 В. Блок однократно электрически программируемой памяти (ЭППЗУ) на основе ячейки типа antifuse полезной емкостью 256 Кбит имеет площадь 9 мм². Слово "полезная" означает, что блок содержит также по восемь бит на каждое 32-разрядное слово для контроля и коррекции одиночных ошибок.

Последним шагом в создании технологической платформы явилась разработка библиотеки аналоговых блоков. Были созданы блоки, предназначенные в первую очередь для проектирования микроконтроллерных СБИС, а именно RC-генераторы, кварцевые генераторы, блок умножения частоты на основе ФАПЧ, 12-разрядные АЦП и ЦАП, встраиваемые линейные регуляторы напряжения, схемы сброса при включении питания, схемы преобразования уровней, блоки, реализующие физические уровни интерфейсов USB, SpaceWire, Ethernet. Таким образом, созданная технологическая платформа (рис.4) обладает всеми необходимыми компонентами для проектирования современных спецстойких СБИС.

В заключение можно сказать, что сегодня разработанная платформа используется для создания стойких СБИС микроконтроллеров, СБИС памяти типа ОЗУ и ЭППЗУ. Также она используется для разработок специализированных микросхем, выполняемых по заказу предприятий, например, при конвертации проектов из ПЛИС в СБИС. Это позволило существенно сократить сроки разработки спецстойких микросхем и снизить риски появления ошибок в проектах. ●