

Физическое проектирование прецизионных аналоговых блоков в цифро-аналоговых ИМС

При проектировании прецизионных аналоговых блоков в смешанных цифро-аналоговых ИМС возникает ряд трудностей, связанных с получением необходимого согласования параметров и с защитой чувствительных аналоговых блоков от шумов и помех. В данной статье рассматриваются способы построения согласованных элементов, особенности построения интегральных резисторов, методы борьбы с шумами и помехами, методы защиты от включения паразитного тиристора (защелкивания) в КМОП технологии, правила расположения цифровых и аналоговых блоков относительно друг друга, а также способы уменьшения влияния негативных факторов.

Евгения КИРИЛЛОВА
jane_kir@mail.ru

Введение

Прецизионными аналоговыми блоками являются операционные усилители с малым смещением нуля, источники опорного напряжения, точные компараторы в ЦАП и АЦП и т. п. Такие блоки требуют тщательного и продуманного физического проектирования, для того чтобы добиться от реализуемого устройства требуемых параметров. Физическим проектированием называется проектирование непосредственно топологии того или иного блока. Специфика проектирования топологии прецизионных аналоговых блоков состоит в том, что характеристики схемы очень сильно зависят от физической реализации. Поэтому физическое проектирование схем прецизионных аналоговых блоков в цифро-аналоговых ИМС выходит на первый план по важности при разработке всего кристалла. Можно спроектировать прекрасно работающую при моделировании схему прецизионного операционного усилителя, но из-за неграмотного проектирования топологии в физической реализации данная схема работать не будет. Поэтому всем разработчикам цифро-аналоговых ИМС следует внимательно подходить к вопросам физического проектирования таких блоков, обращая особое внимание на их защиту от негативных факторов, таких как шумы, помехи, влияние механического напряжения и его градиента, температурного градиента, включение паразитного тиристора и т. п. Необходимо всегда помнить, что прецизионные аналоговые блоки особо чувствительны к шумам и помехам от мощных выходных транзисторов и высокочастотных сигналов. Поэтому следует знать правильное расположение чувствительных

аналоговых блоков относительно шумящих цифровых блоков схемы и мощных выходных транзисторов. Для прецизионных аналоговых блоков определяющее значение имеет воспроизводимость параметров и согласованность элементов.

Согласованные интегральные элементы (транзисторы, резисторы, конденсаторы, диоды) являются неотъемлемой частью любого прецизионного аналогового блока, так как напрямую влияют на характеристики всей ИМС и выход годных. Согласованные элементы широко применяются в физическом проектировании входных транзисторов и дифкаскадов операционных усилителей для получения малого смещения нуля, в компараторах для повышения точности сравнения напряжения и т. д. А в источниках опорного напряжения присутствует обязательное согласование диодов 8:1 (1 в центре, 8 вокруг него, образуя квадрат 3×3) для получения улучшенных характеристик опорного напряжения. Иногда диодную матрицу увеличивают до размеров 7×7 (согласование 48:1) или 8×8 (согласование 63:1) для компенсации смещения нуля операционного усилителя, который выравнивает токи и напряжение на диодах. Диодная матрица 8×8 будет занимать довольно большую площадь при физической реализации, зато характеристики опорного напряжения будут настолько хорошими, что исключат необходимость бесконечных подстроек. А для уменьшения суммарной площади блока опорного напряжения в этом случае рекомендуется в качестве операционного усилителя использовать самый простой усилитель, имеющий минимальный набор дифкаскадов с обязательным согласованием транзисторов. И так как опор-

ное напряжение напрямую зависит от соотношения резисторов, разработчику необходимо знать особенности построения интегральных резисторов и обеспечить обязательное их согласование. Источник опорного напряжения (ИОН) обеспечивает выходное напряжение, не зависящее от напряжения питания, температуры и прочих внешних факторов (например, механических напряжений, времени и т. д.). Входным напряжением для него является напряжение питания. Этот прецизионный аналоговый блок присутствует практически во всех смешанных ИМС и является важной их частью. От правильной работы ИОН зависит работа всей схемы целиком. Поэтому любой квалифицированный разработчик топологии аналоговых блоков должен уметь правильно проектировать как источники опорного напряжения, так и другие, не менее важные прецизионные аналоговые блоки. Для этого ему необходимо знать основные правила построения согласованных элементов, особенности построения интегральных резисторов, методы борьбы с шумами и помехами, правила расположения цифровых и аналоговых блоков относительно друг друга, особенности разводки «земли» и питания, а также способы уменьшения влияния негативных факторов.

Основные правила построения согласованных элементов

В общем случае можно выделить четыре основных принципа построения согласованных элементов [1]:

- 1) согласованные элементы должны состоять из идентичных сегментов, организованных в массив;

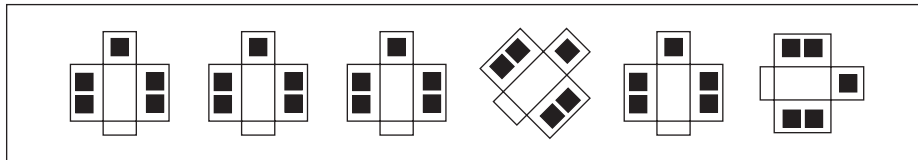


Рис. 1. Устройства, направленные в одну и ту же сторону, согласуются более точно, чем те, которые ориентированы в разные стороны

- 2) все сегменты в массиве согласованных элементов должны иметь одинаковую ориентацию (рис. 1);
- 3) массивы сегментов согласованных элементов должны иметь минимально возможное расстояние между геометрическими центрами или (желательно) общий центр;
- 4) должны быть приняты меры по обеспечению равных условий для краевых и внутренних сегментов массива.

Согласованные элементы рекомендуется располагать в геометрическом центре кристалла или как можно ближе к нему. Далее рассмотрим конкретные топологические методы повышения степени согласованности интегральных элементов.

Размещение согласуемых элементов с общим центром

Согласуемые элементы следует разделять на идентичные сегменты. Сегменты должны быть расположены симметричным образом в виде массива, так, чтобы геометрический центр элемента лежал на пересечении осей симметрии массива. Фактически возможно разместить два массива элементов так, чтобы их оси симметрии совпадали. Такое размещение называется *common-centroid*, что в переводе означает **общий центр** (рис. 2). При этом будет исключено влияние рассогласующих факторов, связанных с наличием на кристалле разного рода градиентов параметров (градиентов толщины окисла, механических напряжений, температуры и т. д.) [1, 2].

При построении массива сегментов согласуемых элементов (далее просто — массива сегментов) с общим центром должны выполняться следующие правила.

1. **Совпадение.** Геометрические центры согласуемых элементов должны совпадать.
2. **Симметрия.** Массив сегментов должен быть симметричен относительно обеих X, Y осей. В идеале эта симметрия должна

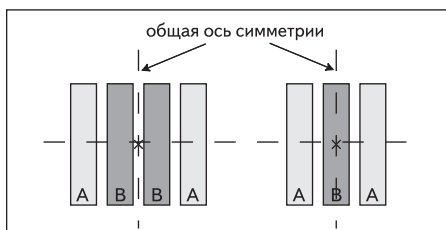


Рис. 2. Примеры размещения элементов с общим центром

быть результатом размещения сегментов в массиве, а не симметрии индивидуальных сегментов.

3. **Дисперсия.** Массив сегментов должен иметь высокую степень дисперсии; другими словами, сегменты каждого согласуемого элемента должны быть распределены по массиву настолько равномерно, насколько это возможно.
4. **Компактность.** Массив должен быть компактным насколько это возможно. В идеале он должен быть почти квадратным. Чем более компактным может быть сделано размещение с общим центром, тем менее восприимчивыми становятся согласованные элементы к нелинейным градиентам разброса параметров.
5. **Ориентация.** Каждый согласованный элемент должен состоять из равного числа сегментов, одинаково ориентированных в любом направлении.

На рис. 3 приведены примеры возможного построения массивов с общим центром из 2, 3 и 4 элементов с различными отношениями номиналов [1, 2].

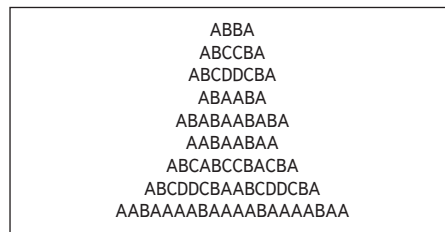


Рис. 3. Примеры организации согласованных элементов с общим центром

Двумерный массив с общим центром обеспечивает более высокую степень симметрии. Такое размещение называется *cross-coupled*, что в переводе означает **перекрестные связи** (рис. 4). Это очень компактное размещение, и оно особенно подходит для пар относительно небольших элементов. На практике каждый элемент разделяется на две равные по-

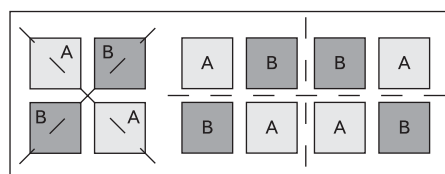


Рис. 4. Примеры построения массивов с перекрестными связями

ловины, которые размещаются в диаметрально противоположных углах массива. Такой тип размещения обеспечивает лучшую защиту от градиентов, чем одномерные массивы. Это происходит из-за его компактности и дисперсии, возможной в пределах двумерного массива [1, 2].

Способы уменьшения влияния механического напряжения и его градиента

После сборки кристалла ИМС в корпус возникают дополнительные механические напряжения в кристалле, которые могут вызвать рассогласование элементов в прецизионных аналоговых блоках, что в итоге существенно снижает выход годных ИМС на этапе корпусирования. Механическое напряжение воздействует на крутизну характеристики МОП-транзисторов, вызывая изменения подвижности носителей. Влияние механического напряжения на подвижность зависит от ориентации элементов, поэтому зависимость от механических напряжений большей части носителей падает почти до нуля по определенным направлениям.

Механическое напряжение слабо влияет на согласование по напряжению, потому что пороговые напряжения МОП-транзисторов в значительной степени независимы от механических напряжений. Пороговое напряжение вообще не проявляет изменений больше нескольких милливольт при механических напряжениях, которые могут быть еще сокращены методом размещения *common-centroid*. Поэтому в тех прецизионных аналоговых блоках, где необходимо точное согласование

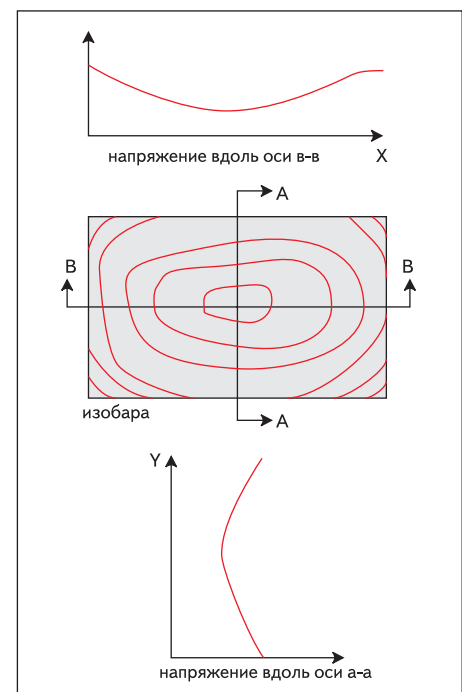


Рис. 5. Распределение механического напряжения на кристалле

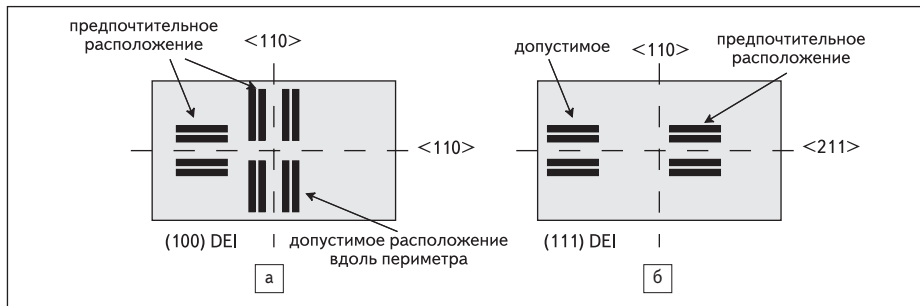


Рис. 6. Допустимые места расположения согласованных элементов на кристалле

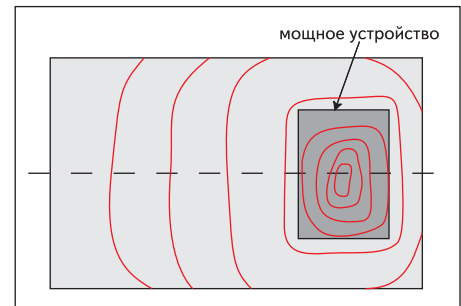


Рис. 8. Изотермы на кристалле с источником тепловыделения

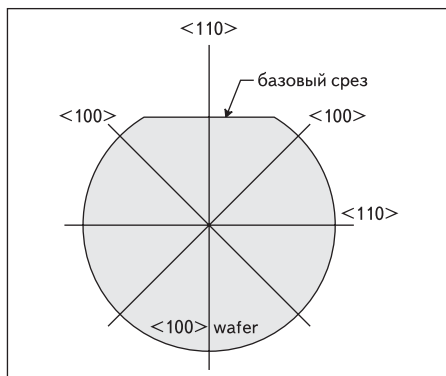


Рис. 7. Расположение осей <110> с минимальной пьезочувствительностью для пластины с ориентацией <100>

Способы уменьшения влияния температурного градиента

Электрические свойства многих интегральных элементов зависят от температуры. Рассогласование согласованных по напряжению МОП-транзисторов зависит, прежде всего, от рассогласования их пороговых напряжений. Пороговые напряжения уменьшаются в зависимости от температуры на величину 2 мВ/°С. Тогда как рассогласование согласованных по току МОП-транзисторов зависит, прежде всего, от рассогласования крутизны характеристики элементов. Эта крутизна прямо пропорциональна эффективной подвижности носителей, которая, в свою очередь, имеет довольно большие температурные коэффициенты. Меньшая крутизна МОП-транзисторов делает их менее чувствительными к тепловым градиентам, но в свою очередь это вызывает трудности из-за появления рассогласования от деградации истоков. Чтобы уменьшить рассогласование от деградации истоков, нужно использовать методы размещения, называемые common-centroid.

Большинство интегральных резисторов имеют температурные коэффициенты 0,1–2,5%/°С, так что при перепаде температур в 1° между двумя согласованными резисторами происходит рассогласование 0,25%. Температурный градиент имеет максимальное значение около периметра источника тепла и постепенно уменьшается при удалении от него (рис. 8).

Поскольку источник помещен симметрично относительно горизонтальной оси кристалла, то и распределение также симметрично относительно этой оси. Наличие данной оси может использоваться, чтобы рассчитать тепловое со-

гласование других элементов на кристалле. Оси симметрии тепловых распределений определяются корпусом и поэтому жестко влияют на размещение и зависят от положения и ориентации мощного элемента. Величина вызванных теплом изменений может быть уменьшена соответствующим размещением согласованных элементов относительно мощных.

Приводимые ниже способы позволяют уменьшить влияние температурных градиентов. При этом предполагается, что для согласованных элементов выполнены основные правила построения согласованных элементов [1, 2].

1. Ориентация осей симметрии массивов сегментов вдоль осей симметрии распространения тепла (перпендикулярно изотермам) (рис. 8, 10).
2. Ориентация протяженных сегментов в согласованных элементах вдоль осей симметрии распространения тепла (рис. 8, 10).
3. Использование четного числа сегментов в резисторах с соединением, позволяющим попарно компенсировать термоэлектрический эффект (рис. 9).

по току, для минимизации отрицательного влияния механического напряжения необходимо располагать согласованные элементы на кристалле в местах с малым механическим напряжением и его градиентом (центр и середины сторон кристалла) (рис. 5, 6).

Ориентирование согласуемых элементов (выполненных в монокристаллической подложке) должно быть вдоль осей с минимальной пьезочувствительностью <110> (для р-типа кремниевой пластины) (рис. 7). Пластины р-типа с ориентацией <100>, как правило, используют для КМОП-технологии.

Механическое напряжение и его градиент минимальны в центре кристалла и в серединах его сторон, а максимальны в углах кристалла, где располагать согласованные элементы нельзя [1, 2]. В середине более длинной стороны механическое напряжение ниже, чем в середине короткой.

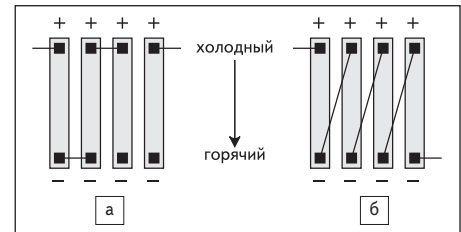


Рис. 9. а) Соединение резисторов с парной компенсацией термоэлектрического эффекта; б) недопустимое соединение

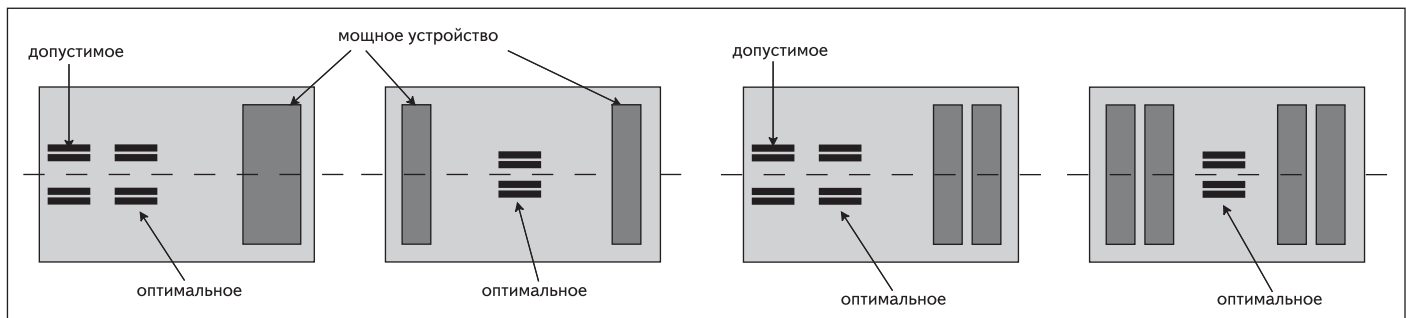


Рис. 10. Оптимальные варианты размещения согласованных элементов на кристалле с источником тепла

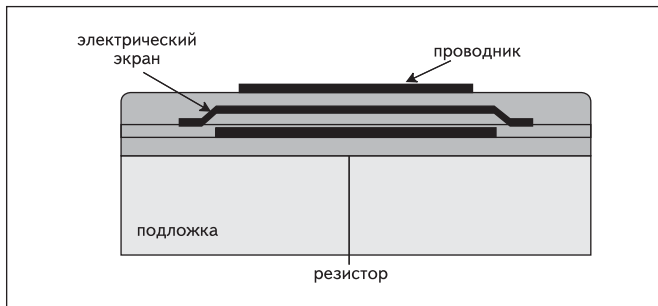


Рис. 11. Пример электростатического экранирования поликремниевого резистора

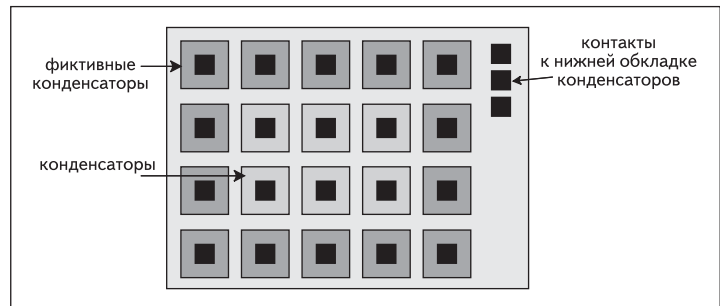


Рис. 13. Пример построения фиктивных сегментов для согласованных конденсаторов

4. Компромиссное размещение согласованных элементов на кристалле относительно источника тепла (максимальное удаление от источника тепла при учете оптимального размещения для минимизации влияния механических напряжений) (рис. 10).

Способы уменьшения электростатического взаимодействия

Интегральные резисторы, как правило, состоят из слаболегированного кремния и поэтому подвержены влиянию электростатического взаимодействия и модуляции напряжения. Паразитная связь конденсатора с соседней электрической схемой через краевые поля тоже может вызывать модуляции напряжения и, как следствие, изменение емкости. Электростатические поля могут также передавать шум в чувствительные блоки с высоким импедансом. Основным способом уменьшения электростатического взаимодействия является электростатическое экранирование. Оно заключается в размещении между источником паразитного поля и элементом экрана из проводящего слоя (рис. 11). Приведем основные варианты использования электростатического экранирования [1, 2]:

- 1) размещение кармана под поликремниевыми и диффузионными резисторами, нижней обкладкой конденсатора для экранирования взаимодействия с подложкой;
- 2) размещение металла над согласованными резисторами и емкостями для минимизации эффектов модуляции электрическим полем соседних элементов и шин, проходящих в верхних слоях металла;
- 3) экранирующие проводники соединяют с узлами, напряжение которых наиболее близко к напряжениям на экранируемых элементах либо к аналоговой «земле» или питанию.

Электростатическое экранирование не только предотвращает модуляцию удельной проводимости, но и обеспечивает значительное экранирование от емкостных связей. Подложка также может вносить шумы в резисторы и конденсаторы, полученные осаждением. Резисторы и конденсаторы, которые являются наиболее чувствительными к шуму, можно избавить от него, используя ком-

бинацию электростатических экранов над и под ними. Электростатическое экранирование может уменьшить или даже устранить эффект влияния инжекции заряда на согласование. Электростатический экран служит и как полевая охрана, противодействуя поверхностной инверсии высоким напряжением. Он должен соединяться с потенциалом, не очень отличающимся от потенциала на элементе, и часто соединяется с его выводом, имеющим положительный потенциал.

Способы уменьшения технологического влияния соседних структур

Скорости травления поликремниевых и диффузионных областей в локальных областях кристалла зависят от взаимного расположения элементов, что может привести к рассогласованию в эффективных ширинах и длинах согласованных транзисторов.

Изменения в скорости травления поликремниевых областей в МОП-транзисторах обычно меньше, чем в поликремниевых резисторах, потому что поликремниевые затворы не лежат так близко друг к другу, как сегменты поликремниевого резистора.

Если использовать транзисторы с длиной канала больше минимальной, то можно достичь среднего или точного согласования по току, используя при этом фиктивные элементы, чтобы гарантировать однородное травление. Отсутствие фиктивных элементов может привести к рассогласованию по току 1% или более. Расстояние между фиктивными и рабочими затворами должно точно соответствовать расстоянию между рабочими затворами. При этом не допускается

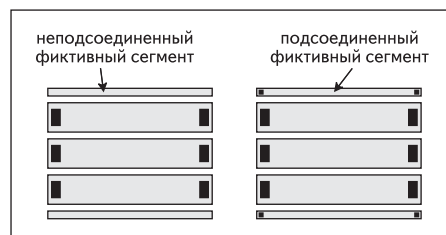


Рис. 12. Примеры построения фиктивных сегментов для согласованных резисторов (не подсоединенные фиктивные сегменты использовать нежелательно)

размещение контактов над рабочими затворами МОП-транзисторов.

На рис. 12, 13 приводятся примеры построения фиктивных элементов при построении согласованных резисторов (с подключением к основному телу резистора и без него) и конденсаторов.

На фиктивные сегменты желательно подавать напряжение земли/питания, чтобы предотвратить на них накопление плавающих потенциалов.

Рекомендации по согласованию МОП-транзисторов

Как правило, *n*-канальные транзисторы обеспечивают более высокую степень согласования, чем *p*-канальные транзисторы при прочих равных условиях [1, 2]. Это явление наблюдается в ряде процессов, включая варианты и с *p*-карманом и с *n*-карманом. *p*-канальные транзисторы показывают от 30 до 50% большее рассогласование по крутизне, чем аналогичные *n*-канальные [1, 2].

Согласуемые МОП-транзисторы разделяются на сегменты, или пальцы, позволяющие построить компактный массив. Самый простой тип массива — размещение многих пальцев транзистора параллельно. При этом допускается объединение общих истоков и/или стоков. На рис. 14 показан пример пары согласованных МОП-транзисторов с общим центром и фиктивными элементами. На рис. 15 показан пример пары согласованных МОП-транзисторов с перекрестными связями и фиктивными элементами.

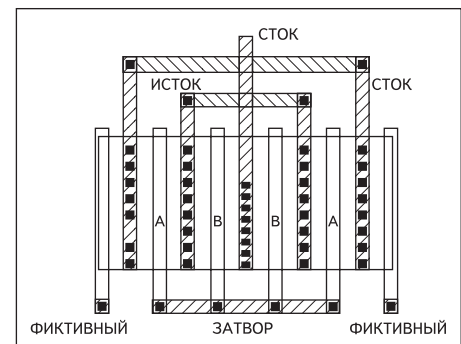


Рис. 14. Пример топологии пары согласованных транзисторов (common-centroid)

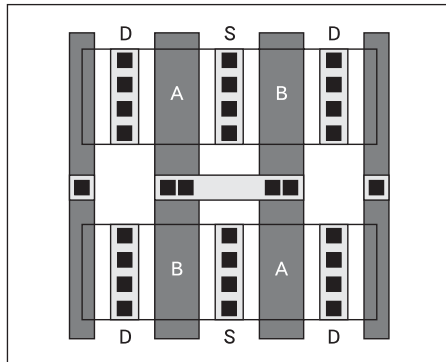


Рис. 15. Пример топологии пары согласованных транзисторов с использованием перекрестных связей (cross-coupled)

Для достижения наилучшего согласования желательно выбирать максимально возможную для данного применения площадь затворов транзистора. Среднее согласование обычно требует площади затвора в несколько сотен квадратных микрон, в то время как точное — несколько тысяч.

Следующие рекомендации обобщают наиболее важные принципы построения согласованных МОП-транзисторов [1, 2]:

- 1) использовать идентичную конфигурацию пальцев;
- 2) использовать большие по площади рабочие области;
- 3) ориентировать транзисторы в одинаковом направлении;
- 4) размещать транзисторы, по возможности, вблизи друг от друга;
- 5) использовать компактное размещение согласованных транзисторов;
- 6) применять размещение с общим центром или с перекрестными связями сегментов;
- 7) применять фиктивные элементы на краях массива пальцев транзисторов;
- 8) размещать транзисторы в областях с низким градиентом механического напряжения;
- 9) размещать транзисторы вдали от мощных элементов схемы;
- 10) не размещать контакты над рабочими затворами;
- 11) не проводить металлические шины через рабочие затворы;
- 12) размещать рабочие затворы вдали от всех переходов с глубокой диффузией;
- 13) размещать точно согласованные транзисторы по осям симметрии кристалла;
- 14) не позволять краям скрытого слоя пересекать область рабочего затвора;
- 15) соединять затворы, набранные из пальцев, используя металлические связи.

Особенности построения интегральных резисторов

Интегральные резисторы выполняются на основе тонких пленок проводящих материалов.

Сопротивление интегральных резисторов может изменяться в процессе эксплуатации из-за следующих факторов:

- 1) саморазогрева;
- 2) насыщения скорости носителей заряда в полях высокой напряженности;
- 3) влияния конечных размеров зерен;
- 4) модуляции обедненной области *p-n*-перехода в диффузионных резисторах;
- 5) модуляции проводимости проходящими по резистору шинами.

При расчете сопротивления резистора необходимо учитывать сопротивление контактов. Потенциальный барьер между материалом резистора и материалом проводника создает сопротивление контакта, которое определяется выражением:

$$R_c = \frac{\sqrt{R_s \rho_c}}{W_c} \coth(L_c \sqrt{R_s / \rho_c}),$$

где L_c и W_c — длина и ширина контакта, R_s — поверхностное сопротивление материала резистора, ρ_c — удельное сопротивление контакта [1].

Для получения сопротивлений от 50 мОм до 5 Ом применяются металлические резисторы. Как правило, они используются для построения датчиков тока или цепей балансировки мощных транзисторов. Металлический резистор должен выполняться над плоским полевым окислом, чтобы избежать ступенек, которые изменяют поверхностное сопротивление. Под металлическим резистором нельзя допускать никаких структур и проводников, чтобы не нарушать плоскостность. Над резистором допускается наличие второго металла [1].

Диффузионные резисторы, как правило, выполняются на основе областей стока и истока и имеют поверхностное сопротивление 20–50 Ом/кв. Они уступают по основным характеристикам поликремниевым резисторам, за исключением большей рассеиваемой мощности. Поэтому диффузионные резисторы применяют в цепях рассеивания избыточной мощности. При этом необходимо учитывать низкие пробивные напряжения диффузионных резисторов, и если необходимо, то секционировать их и размещать в отдельных карманах.

Карманные резисторы обычно применяют в тех случаях, где технологический процесс не позволяет изготовить высокоомный поликремний. Поверхностное сопротивление карманного резистора зависит от технологического процесса, но обычно оно составляет от 1,5 до 1,7 кОм/кв. Если топологическая ширина резистора менее двух глубин, то его фактическая глубина не будет полной, при этом поверхностное сопротивление увеличивается. Поэтому при использовании карманных резисторов рекомендуется уточнять его поверхностное сопротивление при конкретной физической реализации с помощью тестовых структур.

Для формирования поликремниевых резисторов используется существующий в типовой технологии слой поликремниевых затворов МОП-транзисторов с поверхностным сопротивлением от 10 до 20 Ом/кв. Специальные поликремниевые резистивные слои со стабильными параметрами имеют поверхностное сопротивление от 500 Ом до 3 кОм/кв. Высокоомные поликремниевые резисторы имеют поверхностное сопротивление более 30 кОм/кв и используются только в элементах нагрузки. Нельзя использовать слишком узкие резисторы, ширина которых сравнима с размером зерна (0,5–1 мкм).

При развороте резистора на 90 градусов угловой квадрат вносит вклад в общее сопротивление, равное 0,56 квадратам на линейной части резистора. При построении резистора с поворотами в виде полукольца вклад полукольца в сопротивление такого резистора равен 2,96 квадратам на линейной части резистора.

Рекомендации по согласованию резисторов

Согласуемые резисторы разделяются на сегменты с одинаковой геометрией и конструктивным исполнением, которые объединяются в массивы [1, 2]. Сегменты согласованных резисторов должны содержать не менее пяти квадратов, обычное число квадратов в сегменте порядка двадцати. Если требуется сопротивление, соответствующее дробному числу сегментов, то предпочтительно использовать последовательно-параллельное соединение сегментов для достижения требуемого номинала. Желательно использовать максимально возможную в заданных условиях ширину квадрата резистора для получения наилучшего согласования.

Минимальное согласование может быть получено без особой трудности, умеренное — с использованием перемешивания. Точное согласование получить трудно из-за изменений в сопротивлении контактов и наличия тепловых градиентов и градиентов механического напряжения. Следующие правила суммируют наиболее важные принципы построения согласованных резисторов [1, 2]:

- 1) выполнять согласованные резисторы из одинакового материала;
- 2) выполнять согласованные резисторы достаточной длины и ширины;
- 3) ориентировать согласованные резисторы в одном и том же направлении;
- 4) использовать размещение с общим центром для массивов сегментов согласуемых резисторов;
- 5) использовать фиктивные сегменты на краях массива;
- 6) располагать согласованные резисторы в областях с низким механическим напряжением;
- 7) располагать согласованные резисторы вдали от мощных элементов схемы;

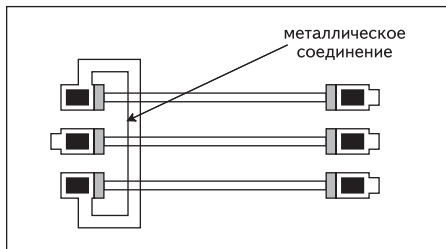


Рис. 16. Пересечение металлом согласованных резисторов

- 8) располагать точно согласованные резисторы на осях симметрии кристалла;
- 9) отдавать предпочтение поликремниевым резисторам;
- 10) располагать поликремниевые резисторы на полевом окисле;
- 11) использовать поликремниевые резисторы *p*-типа вместо резисторов *n*-типа;
- 12) использовать электростатическое экранирование;
- 13) не допускать наличия шин металлизации над согласованными резисторами;
- 14) если шины металлизации все-таки пересекают согласованные резисторы, то они должны пересекать все сегменты одинаковым образом по специально выделенной низкоомной части;
- 15) избегать чрезмерного рассеивания мощности на согласованных резисторах.

При небольшом количестве металлических слоев (например, 1–2) часто оказывается невозможным использовать электростатическое экранирование резисторов [1, 2].

В этом случае необходимо соблюдать ряд правил.

1. Не рекомендуется пересечение сегментов согласованных резисторов металлическими шинами, не связанными с их построением.
2. Допускается пересечение металлическими шинами с потенциалом, близким к локальному потенциалу резисторов в месте пересечения.
3. Необходимо обеспечить равные условия по количеству, геометрии и месту пересечения для всех сегментов согласованных резисторов (рис. 16).
4. Осуществлять пересечение тела резистора нужно в специально выделенных низкоомных областях (удлиненная голова контакта к резистору) (рис. 17).

Рекомендации по согласованию конденсаторов

Оптимально согласованные конденсаторы обеспечивают наилучшую степень согласования по сравнению с другими интегральными элементами [1, 2].

Согласуемые конденсаторы разделяются на квадратные сегменты, которые объединяются в массивы. Массивы сегментов согласованных конденсаторов размещаются

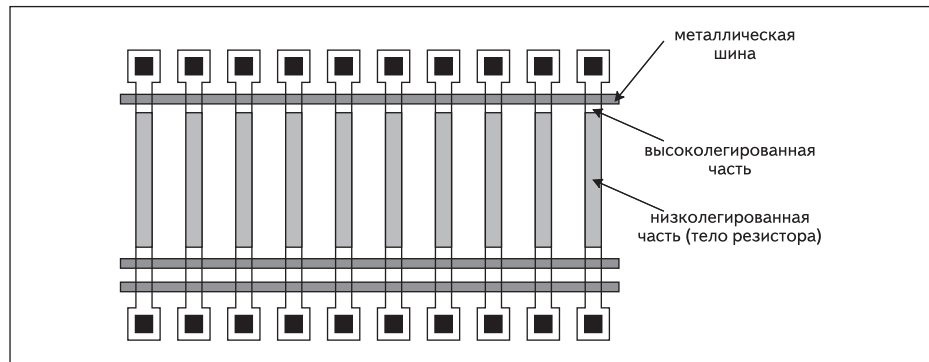


Рис. 17. Пересечение резисторов шинами металла по низкоомным областям

по двумерным схемам с общим центром (в частности, можно использовать перекрестно-связанную топологию). Желательно использовать максимально возможную в заданных условиях емкость конденсатора для достижения наилучшего согласования. Сегменты согласованных конденсаторов не должны иметь площадь, значительно меньшую, чем 100 мкм².

Допускается только параллельное соединение сегментов в согласованных конденсаторах, так как при последовательном соединении значительную погрешность вносят паразитные емкости нижних обкладок. В связи с этим получение емкости с дробной частью емкости сегмента затруднено. В этом случае рекомендуется использование дополнительного сегмента с нестандартным размером (рис. 18), геометрия которого рассчитывается по формулам [1, 2]:

$$L_2 = \frac{C_2}{C_1} \left[1 + \sqrt{1 - \frac{C_1}{C_2}} \right] L_1,$$

$$W_2 = \frac{C_2}{C_1} \left[1 - \sqrt{1 - \frac{C_1}{C_2}} \right] L_1.$$

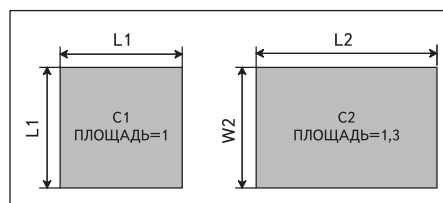


Рис. 18. Способ построения нестандартного сегмента конденсатора

В прецизионных схемах нежелательно использовать нитридные и оксинитридные диэлектрики между обкладками конденсатора из-за их подверженности диэлектрической поляризации.

Согласованные конденсаторы составляют основу для большинства изделий типа аналого-цифрового (АЦП) и цифро-аналогового (ЦАП) преобразователей. Следующие прави-

ла суммируют наиболее важные принципы построения согласованных конденсаторов [1, 2]:

- 1) использовать квадратные сегменты в матрицах согласованных конденсаторов;
- 2) использовать максимально возможные по площади конденсаторы;
- 3) располагать согласованные конденсаторы на полевом окисле;
- 4) использовать размещение с перекрестными связями или с общим центром в массиве сегментов согласованных конденсаторов;
- 5) размещать фиктивные конденсаторы вокруг внешнего края массива;
- 6) использовать электростатическую защиту для согласованных конденсаторов;
- 7) уменьшать емкости металлических проводников, соединяющих конденсатор;
- 8) не допускать наличия шин металлизации над согласованными конденсаторами, за исключением электростатической защиты;
- 9) использовать диэлектрики из оксида кремния вместо нитридных и других для исключения эффектов диэлектрической поляризации;
- 10) располагать согласованные конденсаторы в областях с низким градиентом механического напряжения;
- 11) располагать согласованные конденсаторы вдали от мощных элементов;
- 12) располагать согласованные конденсаторы на осях симметрии кристалла.

Методы защиты от включения паразитного тиристора (защелкивания) в КМОП-технологии

В интегральной КМОП-технологии существует потенциальная опасность взаимного расположения элементов, приводящего к образованию паразитных тиристорных структур. Типовой случай такой структуры приведен на рис. 19 [1].

Ток в такой *p-n-p*-структуре протекает от истока *p*-канального транзистора, подключенного к питанию, к истоку *n*-канального транзистора, подключенного к «земле». Эквивалентная схема паразитного тиристора и его вольт-амперная характеристика показаны на рис. 20.

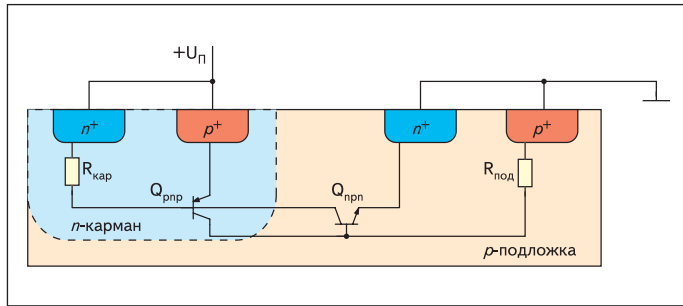


Рис. 19. Паразитная тиристорная структура в стандартной КМОП-технологии

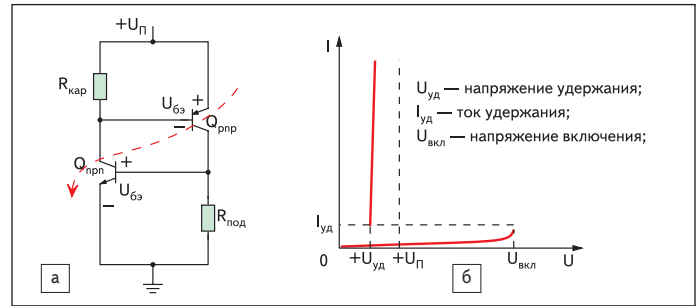


Рис. 20. Паразитный тиристор: а) эквивалентная схема; б) ВАХ

Опасность проявления паразитного тиристорного эффекта возникает в случае, если создаются следующие условия [1]:

- напряжение удержания паразитного тиристора меньше максимального напряжения питания $U_{уд} < U_n$;
- произведение коэффициентов усиления базового тока транзисторных $p-n-p$ - и $n-p-n$ -структур больше единицы: $\beta_{прп} \times \beta_{прн} > 1$. Основным механизмом, который приводит к возможности включения тиристора, является инжекция неосновных носителей в карман или в подложку. Инжекция возникает при прямом смещении $p-n$ -переходов, которое возможно в случаях:
- емкостной наводки на $p-n$ -переход или разряда/заряда емкости электрической схемы через $p-n$ -переход, а на канал открытого транзистора (особенно в моменты включения питания или при нестабильном питании (рис. 21));
- преднамеренного использования режима прямого смещения $p-n$ -перехода (в диодах источников опорного напряжения и т. п.);
- в случае перегрузки входных или выходных цепей, которые приводят к открыванию $p-n$ -переходов защитных структур и внутренних цепей, связанных с выводами ИМС.

Возникновению тиристорного эффекта способствует также генерация неосновных носителей вследствие внешнего воздействия (облучение светом, радиация).

Тиристорного эффекта можно избежать, если не создавать условия для его возникновения, т. е. $U_{уд} > U_n$ или $\beta_{прп} \times \beta_{прн} < 1$. [1]

Для предотвращения включения паразитного тиристора применяются следующие основные методы:

- расположение элементов, подверженных тиристорному эффекту, на большом расстоянии друг от друга;
- расположение контактов к «земле» и питанию на минимальном расстоянии от активных элементов;
- размещение двойных n^+/p^+ -контактов на возможном пути протекания тока тиристора в местах подключения к «земле» и источникам питания;
- размещение охранных колец вокруг и между структурами, которые в совокупности могут образовать паразитный тиристор;

- размещение структур, чувствительных к защелкиванию, вдали от источников, приводящих к их включению;
- уменьшение токов, инжектируемых в подложку;
- применение технологических процессов, повышающих устойчивость к тиристорному эффекту (использование дополнительных слоев, изоляция диэлектрическими канавками и т. д.).
- зеркальное расположение транзисторов p - и n -типа относительно друг друга.

Защита узлов входа/выхода от тиристорного эффекта

Тиристорный эффект является потенциально опасным для узлов входа/выхода, так как на выводы ИС может быть подан потен-

циал, превышающий напряжение питания, что приведет к инжекции носителей в подложку (карман) [1].

Для защиты схем входа/выхода от тиристорного эффекта, как правило, используются двойные охранные кольца, которые окружают структуры, образуя в совокупности паразитный тиристор (рис. 22).

Увеличение ширины $W_{сх}$ и расстояния S между охранными кольцами уменьшает вероятность проявления эффекта защелкивания.

Защита внутренних блоков от тиристорного эффекта

Для защиты внутренних блоков от включения паразитного тиристора используются специальные правила построения топологии [1]. Двойные охранные кольца используются

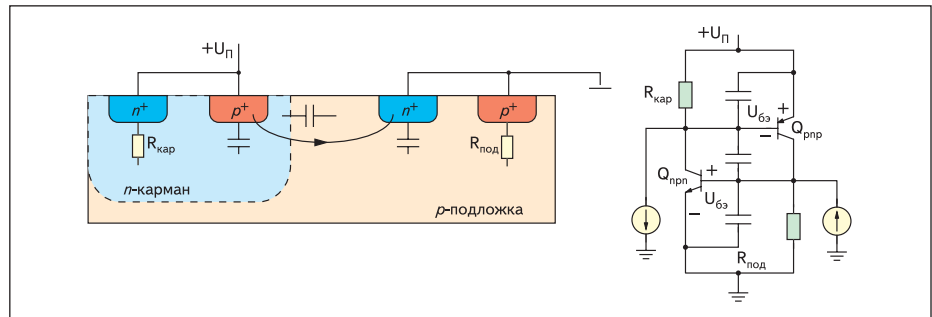


Рис. 21. Паразитные емкостные элементы, способствующие возникновению тиристорной защелки при начале подачи напряжения питания или его нестабильности

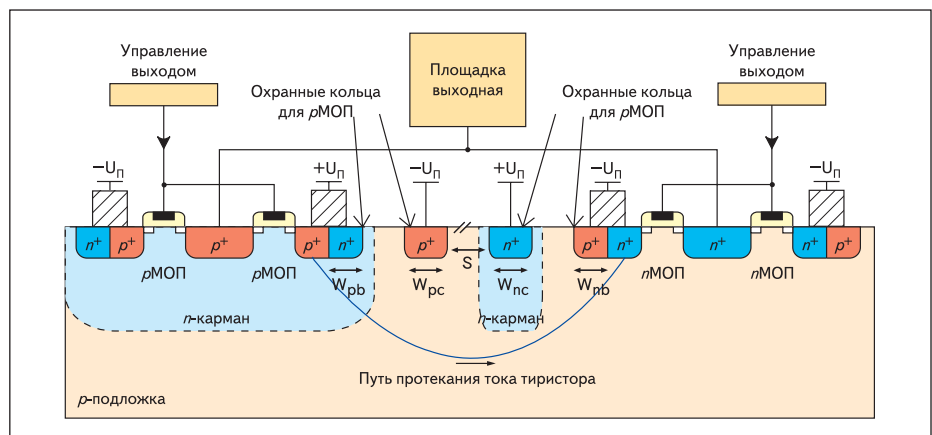


Рис. 22. Использование двойных охранных колец вокруг выходных n -МОП и p -МОП транзисторов

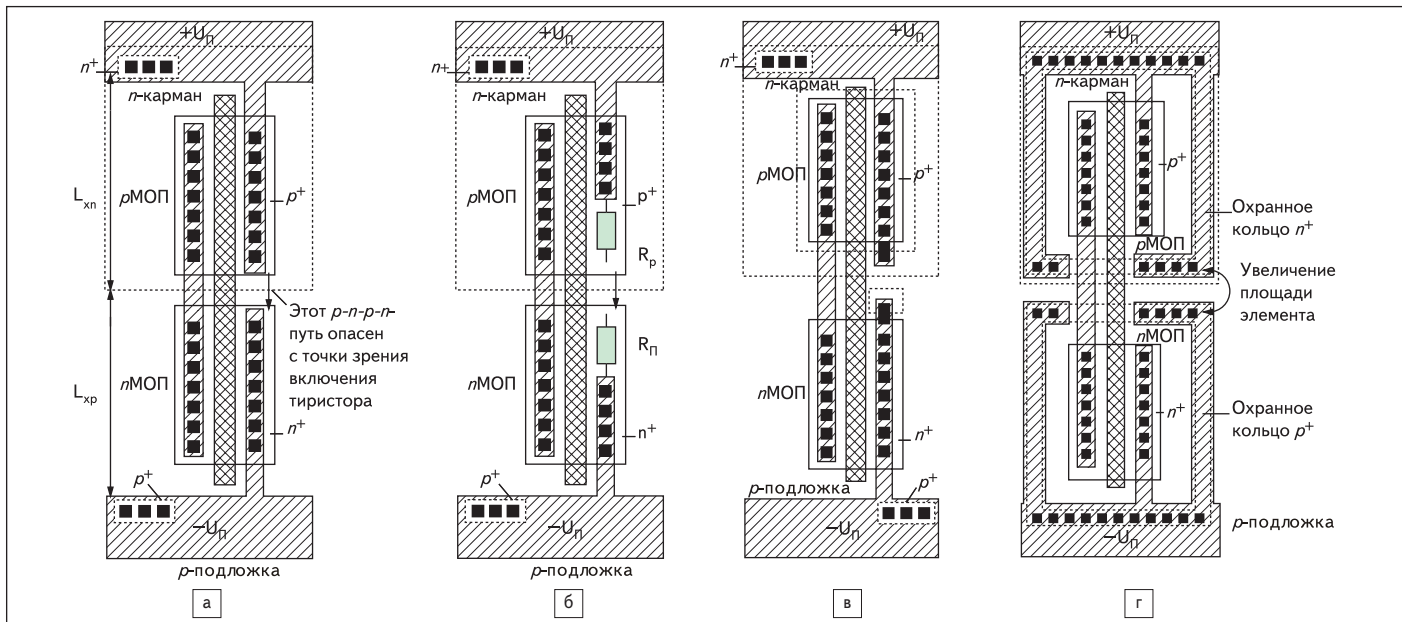


Рис. 23. Примеры топологии внутренних блоков: а) без специальной анти тиристорной защиты; б) с увеличенным сопротивлением стоков; в) с использованием встречных двойных контактов; г) с использованием охранных колец

во внутренних схемах только в случае непосредственной или емкостной связи с контактной площадкой или при охране источников инжекции (диодов в прямом включении). Основные методы защиты внутренних схем приведены на рис. 23.

При проектировании топологии необходимо придерживаться требований, предъявляемых к допустимому расстоянию L_x от контакта к «земле» или питанию до границы активного элемента (рис. 23а). Увеличение сопротивления стоков в местах, подверженных тиристорному эффекту (рис. 23б), способствует увеличению напряжения удержания, что уменьшает вероятность проявления тиристорного эффекта. Использование двойного контакта (рис. 23в) является распространенным методом защиты от тиристорного эффекта во внутренних блоках, в основном в цифровых схемах.

Самым эффективным способом является вариант с использованием замкнутых охранных колец (рис. 23г). Он, как правило, применяется при построении прецизионных аналоговых блоков и в местах, близких к вероятным источникам инжекции неосновных носителей (вблизи диодов и т. д.).

Разделение узлов входа/выхода и внутренних блоков

Между узлами входа/выхода и внутренними блоками рекомендуется:

- использовать дополнительные охранные кольца n - и p -типа (рис. 24);
- увеличивать расстояние между узлами входа/выхода и внутренними блоками;
- располагать структуры с одинаковым типом транзисторов, обращенных друг к другу (принцип зеркального расположения).

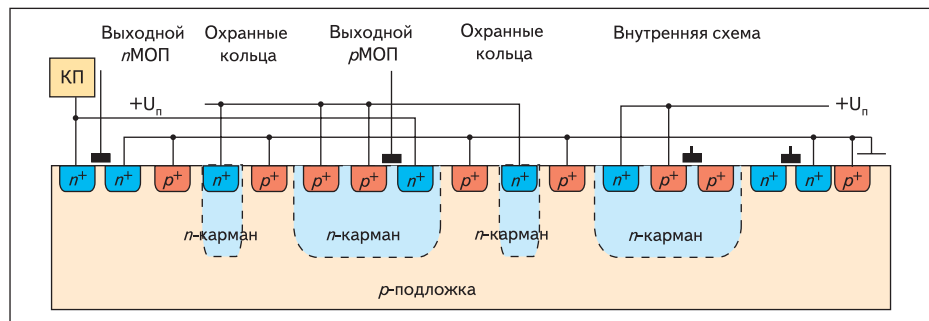


Рис. 24. Пример расположения охранных колец между узлами входа/выхода и внутренними блоками

Методы борьбы с шумами и помехами

Шум представляет собой случайный статистический процесс, а характеризующие его факторы являются вероятностными. Шумами обычно называют флуктуирующие сигналы в электрических цепях. Мощность и спектральная плотность шумов определяют нижний предел уровня полезного сигнала, который может быть обработан электронными устройствами [3]. Различают внешние и внутренние (источник — элементы самих электронных устройств), физические и системные шумы. Системные шумы обусловлены неуправляемым взаимодействием блоков микросхемы. Основные пути распространения системных шумов — цепи питания, подложка, электромагнитная связь выводов корпуса. Среди шумов физической природы выделяют тепловой, низкочастотный и дробовой шум.

Тепловой шум вызывается случайным (броуновским) движением носителей заряда в любом проводнике. Спектральная плотность теплового шума в электронных устройствах не зависит от частоты и равна:

$$S_T = 4kT,$$

где k — постоянная Больцмана, T — абсолютная температура.

Низкочастотный шум (фликер-шум) вызывается изменением заряда электронных состояний в полупроводниках и диэлектриках. Электронные состояния в кристаллах, не вносящие вклад в проводимость, связаны с дефектами кристаллической решетки. Термодинамические процессы приводят к флуктуации зарядов, связанных с изолированными электронными состояниями. Низкочастотный шум имеет спектральную плотность, которая постоянна на низких частотах и быстро убывает выше некоторой переходной частоты. В переходной области спектральная плотность низкочастотного шума имеет вид:

$$S_H = A/f^\alpha,$$

где A — эмпирический коэффициент, f — частота, α — показатель, близкий к единице. Низкочастотный шум характерен для полупроводниковых приборов.

Дробовой шум вызван дискретностью электрических зарядов. Частный случай дробового шума — генерационно-рекомбинационный шум в полупроводниковых приборах. Спектральная плотность дробового шума зависит от физической природы его источника. Генерационно-рекомбинационный шум легко характеризовать спектральной плотностью шумового тока S_i :

$$S_i = \sqrt{\frac{2eI}{1 + (2\pi f\tau)^2}},$$

где e — заряд электрона, I — ток в приборе, f — частота, τ — постоянная времени рекомбинации или пролетное время в базе диода или транзистора [3].

Шумы физической природы не зависят от взаимного расположения элементов микросхемы и определяются параметрами элементов. Эти шумы имеют гладкие спектры и сравнительно большую полосу частот. Наиболее важной их составляющей является тепловой шум. Моделирование тепловых шумов в эквивалентной электрической схеме осуществляется подключением шумовых источников переменного тока параллельно всем резисторам и внутренним сопротивлениям полупроводниковых приборов. Индуктивности и емкости элементов не влияют на мощности шумовых источников.

Теоретически и экспериментально показано, что в МОП-транзисторах с длиной канала 0,25 мкм избыточные шумовые температуры примерно вдвое превышают рабочую и составляют 600 К [3]. Особо следует отметить, что избыточные шумовые температуры не зависят от рабочей частоты приборов. Для борьбы с тепловым шумом используются такие схемотехнические и конструктивные средства, как уменьшение сопротивления критических цепей, уменьшение полосы частот обрабатываемых сигналов, снижение рабочей температуры за счет улучшения теплоотвода.

Системные шумы характеризуются набором узких спектральных линий на рабочих частотах электронного устройства. Мощность их возрастает пропорционально частоте. С увеличением рабочих частот современных микросхем обостряется и проблема системных шумов. Борьба с ними ведется по двум направлениям: первое — снижение мощности источников шумов, а второе — улучшение высокочастотной изоляции и экранирование чувствительных к шумам аналоговых блоков. Для уменьшения мощности источников высокочастотных шумов применяют такие приемы, как создание древовидных цепей распределения синхросигналов, снижение напряжения питания цифровых блоков, выбор специальных типов логических элементов с постоянным потреблением тока, а также использование экранированных линий связи (как на кристалле, так и на плате) [3].

Для экранирования чувствительных к шумам прецизионных аналоговых блоков, как

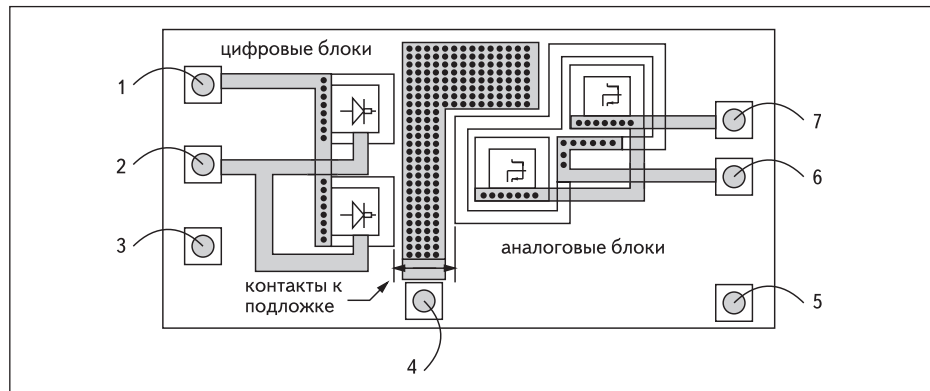


Рис. 25. Защита прецизионных аналоговых блоков от шумов и помех, производимых цифровыми блоками

правило, используется метод разделения области цифровых и аналоговых блоков на кристалле с помощью мощного экрана (рис. 25) [4]. Этим экраном являются контакты к подложке шириной от 50 до 100 мкм.

Для повышения степени экранирования шумов по подложке рекомендуется увеличение площади охранных колец и уменьшение расстояния между кольцом и источником шума, при этом увеличение расстояния между источником и датчиком шума (между блоками) до 100 мкм не принесет желаемого результата.

Так как шумы и помехи от цифровых блоков, как правило, передаются по подложке и по шинам «земли» и питания, то при проектировании шин «земли» и питания настоятельно рекомендуется [1]:

- 1) шины «земли» и питания выполнять достаточно широкими и использовать слой с наименьшим поверхностным сопротивлением, обычно это верхний слой металлизации;
- 2) при ширине шин более 40 мкм (эта величина варьируется от 30 до 50 мкм в зависимости от норм проектирования) необходимо делать продольные разрезы шины;
- 3) желательно минимизировать число переходов с одного металлического уровня на другой;
- 4) не допускать использования разрывов шин «земли» и питания на поликремний;
- 5) необходимо разделять источники питания цифровых и аналоговых блоков;
- 6) проводить питающие шины к различным аналоговым блокам схемы раздельно, начиная от контактной площадки, при этом по возможности лучше использовать отдельные контактные площадки;
- 7) не допускать большой плотности тока (для предотвращения разрушения шин из-за электромиграции Al), плотность тока должна быть не более 1–2 мА/мкм²;
- 8) обеспечить одинаковый потенциал в точках контактирования питающих шин к согласованным элементам, что достигается соответствующим выбором длины и ширины шины [1].

По степени разделения можно выделить три способа: максимальное разделение — ис-

пользование отдельных контактных площадок (КП) и отдельных выводов микросхемы, разделение с использованием отдельных КП с разваркой на одну ламель (ножку) корпуса и минимальное разделение — подведение раздельных шин к одной КП. Чем сложнее проектируемое устройство и ИМС в целом, тем выше будут требования по разделению шин «земли» и питания. Во многих изделиях нормой считается от 7 до 9 КП «земли» и питания с разваркой на такое же количество ножек корпуса, а в самых сложных ИМС их количество может достигать 15 и более [4]. Если в схеме присутствуют мощные выходные транзисторы, через которые протекает большой ток (порядка нескольких сотен мА), то на каждый транзистор приходится как минимум (!) по две КП. В сложных случаях рекомендуется отводить отдельную разварочную площадку под разделительный экран (на рис. 25 это КП под номером 4). На рис. 25 приведен пример классического разделения шин «земли» и питания в смешанных ИМС, где КП под номерами 1 и 2 — это цифровые «земля» и питание, КП под номерами 6 и 7 — это аналоговые «земля» и питание, КП номер 4 обеспечивает идеальный защитный экран, а КП под номерами 3 и 5 предназначены для питания защитных ESD-транзисторов (защита от статического электричества) цифровых и аналоговых входов/выходов соответственно.

Для снижения шумов физической природы в основном используются схемотехнические средства [3]. Исключением составляет дробовой шум, связанный с утечками изолирующих областей. Захват и освобождение носителей заряда поверхностными и объемными состояниями в области изоляции создает мощный источник низкочастотных шумов. Борьба с утечками ведется топологическими средствами. Во-первых, вокруг МОП-транзисторов обязательно создаются изолированные легированные охранные кольца. Области пространственного заряда стока и охранных колец смыкаются. Напряжение стока при этом распределяется между двумя областями пространственного заряда, а напряженность электрического поля и ток утечки уменьшаются. Другой способ — использование кольцевых

концентрических структур МОП-транзисторов. Круглая область стока окружена кольцевым затвором, причем область стока нигде не соприкасается с областью боковой изоляции. Как вариант кольцевой структуры возможна топология транзистора в виде пчелиных сот, в которых часть ячеек — истоки, а часть — стоки МОП-транзисторов. Если при формировании омических контактов к истоку и стоку используются слои силицидов металлов, то желательно удалять их с границ изоляции. Слои силицидов провоцируют утечки, увеличивая напряженность электрического поля и концентрацию поверхностных дефектов в области изоляции [3].

Заключение

Приведенные в данной статье топологические методы построения согласованных интегральных элементов и интегральных резисторов, методы борьбы с шумами и помехами, методы защиты от включения паразитного тиристора в КМОП-технологии, правила расположения цифровых и аналоговых блоков относительно друг друга, а также способы уменьшения влияния негативных факторов позволяют разработчику повысить свою квалификацию. Эти знания необходимы для грамотного проектирования прецизионных аналоговых блоков в смешанных цифро-аналоговых ИМС на современном этапе развития микроэлектроники.

Согласование интегральных элементов напрямую влияет на выход годных прецизионных аналоговых ИМС. Поэтому, повышая степень согласованности с помощью предложенных топологических методов, можно увеличить выход годных аналоговых ИМС в несколько раз.

Помехи, шумы и тиристорный эффект напрямую влияют на качество работы прецизионных аналоговых блоков, поэтому без знаний методов защиты от шумов, помех и тиристора современному разработчику никак не обойтись.

Всем разработчикам, желающим выпускать продукцию, способную конкурировать на современном рынке ИМС, следует в обязательном порядке применять на практике все указанные в статье методы. ■

Литература

1. Эннс В. И., Кобзев М. Ю. Проектирование аналоговых КМОП ИС (Краткий справочник разработчика). М.: Горячая линия ТЕЛЕКОМ. 2005.
2. Hastings A. The Art of Analog Layout. Prentice Hall, 2001.
3. Адамов Ю., Губин Я., Сибатуллин А., Сомов О. Аналоговые блоки в системах на кристалле // Электроника НТБ. 2005. № 1 (часть 2).
4. Sansen W. Coupling Effects in Mixed Analog-Digital ICs KULeuven, ESAT-MICAS. Leuven (Belgium). 2005. P. 2416-2418.