

Радиационно-стойкое статическое ОЗУ — 1645РУ5У от компании «Миландр»

Павел ЛЕОНОВ
leonov.pavel@ic-design.ru
Павел ПАСТУХОВ
pastuhov.p@ic-design.ru

Номенклатура запоминающих устройств российской разработки на отечественном рынке пока не столь многообразна по сравнению с номенклатурой основных мировых производителей. Однако в последние годы ведущие производители электронных компонентов в России выводят на внутренний рынок различные типы микросхем, не уступающих по характеристикам лучшим мировым достижениям. Одни из них приходят на смену устаревшим образцам, другие открывают новые направления, третьи расширяют линейку определенных функциональных направлений.

Большинству разработчиков аппаратуры знакомы микросхемы запоминающих устройств серий 1645, 1636, 5576, созданных специалистами компании ПКК «Миландр»:

- статические оперативные запоминающие устройства — 1645РУ1У, 1645РУ2Т, 1645РУ3У, 1645РУ4У;
- двухпортовые оперативные запоминающие устройства — 1645РК1У и 1645РК2Т;
- двухпортовые запоминающие устройства обратного магазинного типа (FIFO) — 1645РГ1;
- однократно программируемые постоянные запоминающие устройства — 1645РТ2У;
- перепрограммируемые ПЗУ Flash-типа — 1636РР1 и 1636РР2;
- загрузочное ППЗУ с электрическим перепрограммированием, последовательным интерфейсом для конфигурирования ПЛИС — 5576РС1;
- однократно программируемое ПЗУ для конфигурирования ПЛИС — 5576РТ1.

Микросхемы статического оперативно-запоминающего устройства 1645РУ2Т, однократно программируемого постоянного запоминающего устройства 1645РТ2У и микросхемы однократно программируемого ПЗУ для конфигурирования ПЛИС 5576РТ1У обладают повышенной стойкостью к воздействию факторов космического пространства и могут применяться в разработках аппаратуры для космических применений.

Новая разработка компании ПКК «Миландр» — микросхема статического оперативного запоминающего устройства с информационной емкостью 4 Мбит и организацией 512К×8 является продолжением линейки СОЗУ компании и обладает рядом особенностей, выдвигающих ее на уровень мировых разработок.

Двадцатинаносекундное время выборки по адресу и сигналу разрешения nCE в расширенном температурном диапазоне от -60 до +125 °С, расширенный диапазон напряжения питания от 3 до 5,5 В — и все это при высокой стойкости к воздействию космических излучений и специальных внешних воздействующих факторов.

Теперь немного подробнее.

Основная особенность данной микросхемы — высокий уровень стойкости к накопленной дозе, высокие уровни бессбойной работы и отсутствие тиристорного эффекта при различных видах излучений и воздействий космического пространства.

В качестве запоминающего элемента используется радиационно-стойкая шеститранзисторная ячейка памяти, поддерживающая высокий уровень стойкости к воздействию специальных факторов. Радиационная стойкость микросхемы обеспечивается технологией изготовления, а также топологическими и схемотехническими решениями.

Типовые режимы работы СОЗУ (запись, чтение, хранение) обеспечиваются управляющими сигналами разрешения выработки кристалла nCE, разрешения выхода данных nOE и сигнала разрешения записи

Таблица 1. Таблица истинности микросхемы 1645РУ5У

Входы			Выходы	Режим
nOE	nWE	nCE		
X	X	H	Состояние высокого импеданса	Хранение данных
L	H	L	Выходные данные	Считывание данных
H	L	L	Входные данные	Запись входных данных
H	H	L	Состояние высокого импеданса	Запрет выхода данных при считывании

Примечание. H — состояние высокого уровня;
L — состояние низкого уровня;
X — состояние высокого или низкого уровня.

nWE на соответствующих входах микросхемы, в соответствии с таблицей истинности (табл. 1) и временными диаграммами (рис. 1–5). Значения основных параметров микросхемы представлены в таблице 2.

Выводы A0–A18 являются адресными входами, выводы данных D0–D7 двунаправленные, их состояние зависит от логических уровней управляющих сигналов. В режиме чтения информации выводы D0–D7 являются выходами, а в режиме записи — входами.

Таблица 2. Основные электрические параметры микросхемы 1645РУ5У

Параметры	Буквенное обозначение параметра	Норма параметра	
		не менее	не более
Выходное напряжение высокого уровня, В	U _{OH}	2,4	—
Выходное напряжение низкого уровня, В	U _{OL}	—	0,4
Ток потребления в режиме хранения, мА (ТТЛ уровни на входах) - при: U _{CC} = 3,6 В, f _c = 1/t _{CYRmin} - при: U _{CC} = 5,5 В, f _c = 1/t _{CYRmin}	I _{CCS1}	—	10 15
Ток потребления в режиме хранения, мА (КМОП уровни на входах) - при: U _{CC} = 3,6 В, f _c = 0 - при: U _{CC} = 5,5 В, f _c = 0	I _{CCS2}	—	5 5
Динамический ток потребления, мА - при: U _{CC} = 3,6 В, f _c = 1/t _{CYRmin} - при: U _{CC} = 5,5 В, f _c = 1/t _{CYRmin}	I _{CCD}	—	90 120
Время цикла считывания информации, нс - при: U _{CC} = 3 В - при: U _{CC} = 4,5 В	t _{CYR}	30 20	— —
Время цикла записи информации, нс - при: U _{CC} = 3 В - при: U _{CC} = 4,5 В	t _{CYW}	30 20	— —
Время выборки адреса, нс - при: U _{CC} = 3 В, C _L = 30 пФ - при: U _{CC} = 4,5 В, C _L = 30 пФ	t _{A(A)}	— —	30 20
Время выборки по сигналу nCE, нс - при: U _{CC} = 3 В, C _L = 30 пФ - при: U _{CC} = 4,5 В, C _L = 30 пФ	t _{A(nCE)}	— —	30 20
Время выборки по сигналу nOE, нс - при: U _{CC} = 3 В, C _L = 30 пФ - при: U _{CC} = 4,5 В, C _L = 30 пФ	t _{A(nOE)}	— —	15 10

Примечания. C_L — емкость нагрузки.
Уровень стойкости к воздействию статического электричества более 2000 В.

При напряжении высокого уровня на входе nCE микросхема находится в режиме хранения, и ее состояние не зависит от других управляющих сигналов, сигналов адреса и сигналов данных. Выводы D0–D7 микросхемы при этом находятся в состоянии высокого импеданса. В таком режиме микросхема потребляет минимальную мощность. Операции записи и считывания возможны при активном сигнале CE (напряжение низкого уровня на входе nCE). При напряжении низкого уровня на входе nWE происходит запись информации в определенные ячейки памяти в соответствии с сигналами на входах данных (D0–D7) и адресным кодом на входах адреса (A0–A18). По каждому адресному коду происходит выборка восьми ячеек памяти (по одной в каждом разряде) и записывается восемь бит входной информации (по одному в каждую ячейку). Низкий уровень на входе nWE переводит выходы микросхемы в третье состояние (состояние высокого импеданса) независимо от уровня сигнала на входе nOE. Считывание происходит при напряжении высокого уровня на входе nWE, информация появляется на выходах микросхемы в соответствии с адресным кодом на входах адреса и при наличии напряжения низкого уровня на входе nOE. Сигнал nOE управляет выходными буферами, обеспечивая их переход в третье состояние (при напряжении высокого уровня на входе nOE) независимо от состояния других управляющих сигналов.

При записи и чтении информации в микросхеме 1645PV5U используются стандартные для данного типа запоминающих устройств способы управления, представленные на временных диаграммах и кратко описанные ниже.

Считывание информации по сигналам адреса (рис. 1), при этом на входах управляющих сигналов установлены постоянные уровни входных напряжений: на входе nWE — напряжение высокого уровня, на входе nCE — напряжение низкого уровня и на входе nOE — напряжение низкого уровня. Считываемая информация при этом появляется после каждой смены адреса через время выборки по адресу — $t_{A(A)}$.

Считывание информации по сигналам nCE и nOE (рис. 2) при наличии напряжения высокого уровня на входе nWE при установившихся адресных сигналах. Считываемая информация появляется после установления напряжения низкого уровня на входах сигналов nCE и nOE через время выборки по сигналу nCE — $t_{A(CE)}$ и время выборки по сигналу nOE — $t_{A(OE)}$ соответственно.

Запись информации по сигналу nCE (рис. 3) при наличии напряжения низкого уровня на входе сигнала nWE и напряжении высокого уровня на входе сигнала nOE. Сигналы входных данных устанавливаются в этом случае относительно положительного фронта сигнала nCE.

Запись информации по сигналу nWE (рис. 4) при наличии напряжения низкого

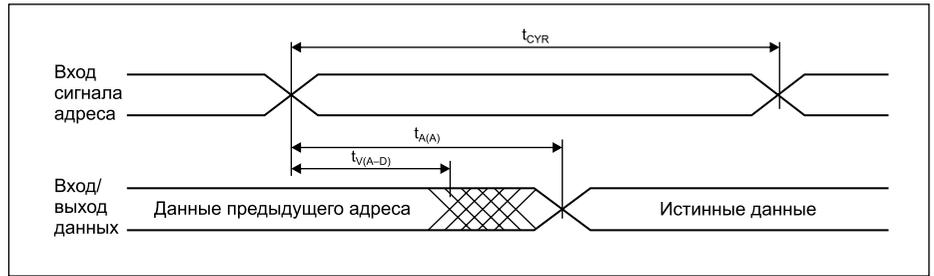


Рис. 1. Временная диаграмма цикла чтения 1 при $U_{nCE} = U_{IL}$, $U_{nWE} = U_{IH}$, $U_{nOE} = U_{IL}$

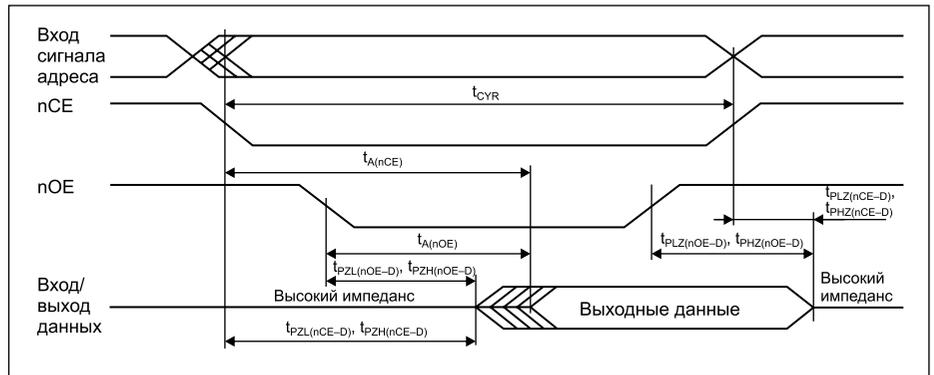


Рис. 2. Временная диаграмма цикла чтения 2. Управление по nOE при $U_{nWE} = U_{IH}$

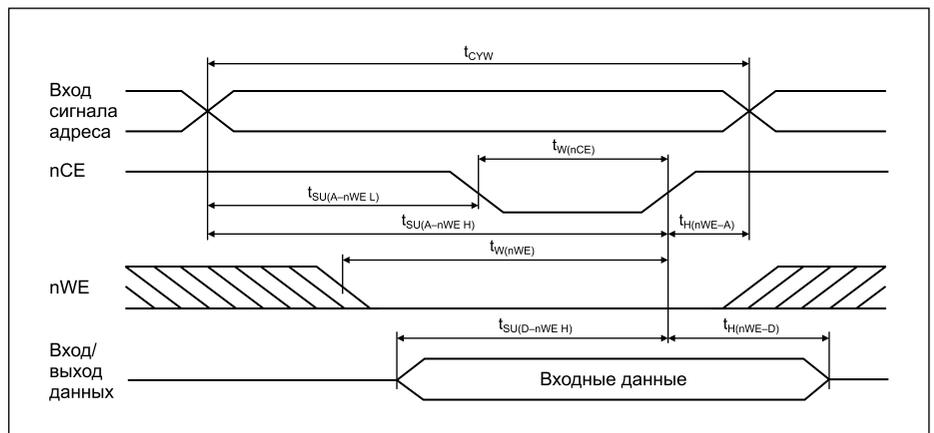


Рис. 3. Временная диаграмма цикла записи 1. Управление по nCE при $U_{nOE} = U_{IH}$

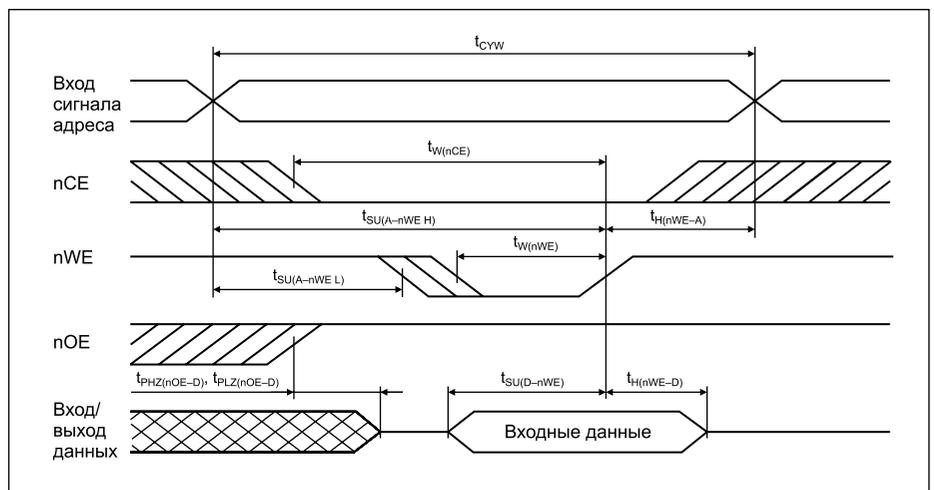


Рис. 4. Временная диаграмма цикла записи 2. Управление по nWE при $U_{nOE} = U_{IH}$ на протяжении цикла записи

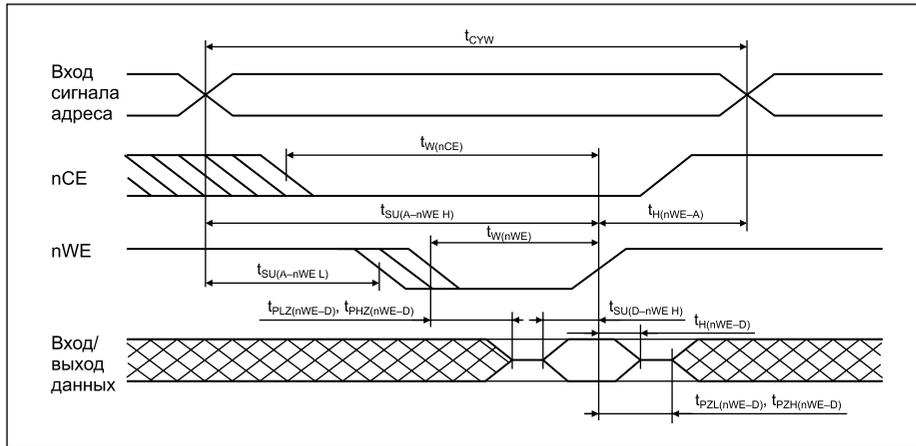


Рис. 5. Временная диаграмма цикла записи 3. Управление по nWE при $U_{nOE} = U_{IL}$ на протяжении цикла записи

го уровня на входе сигнала nCE и напряжения высокого уровня на входе сигнала nOE. Сигналы входных данных устанавливаются в этом случае относительно положительного фронта сигнала nWE.

Запись информации по сигналу nWE (рис. 5) при наличии напряжения низкого уровня на входе сигнала nCE и напряжения низкого уровня на входе сигнала nOE. Сигналы входных данных в этом случае также устанавливаются относительно положительного фронта сигнала nWE, но длительность сигнала записи $t_{W(nWE)}$ нужно увеличить на время перехода выходов из активного состояния (высокого или низкого уровня) в состояние высокого импеданса — $t_{PLZ(nWE-D)}(t_{PHZ(nWE-D)})$.

Микросхема выпускается в 64-выводном металлокерамическом корпусе 5134.64-6. ■