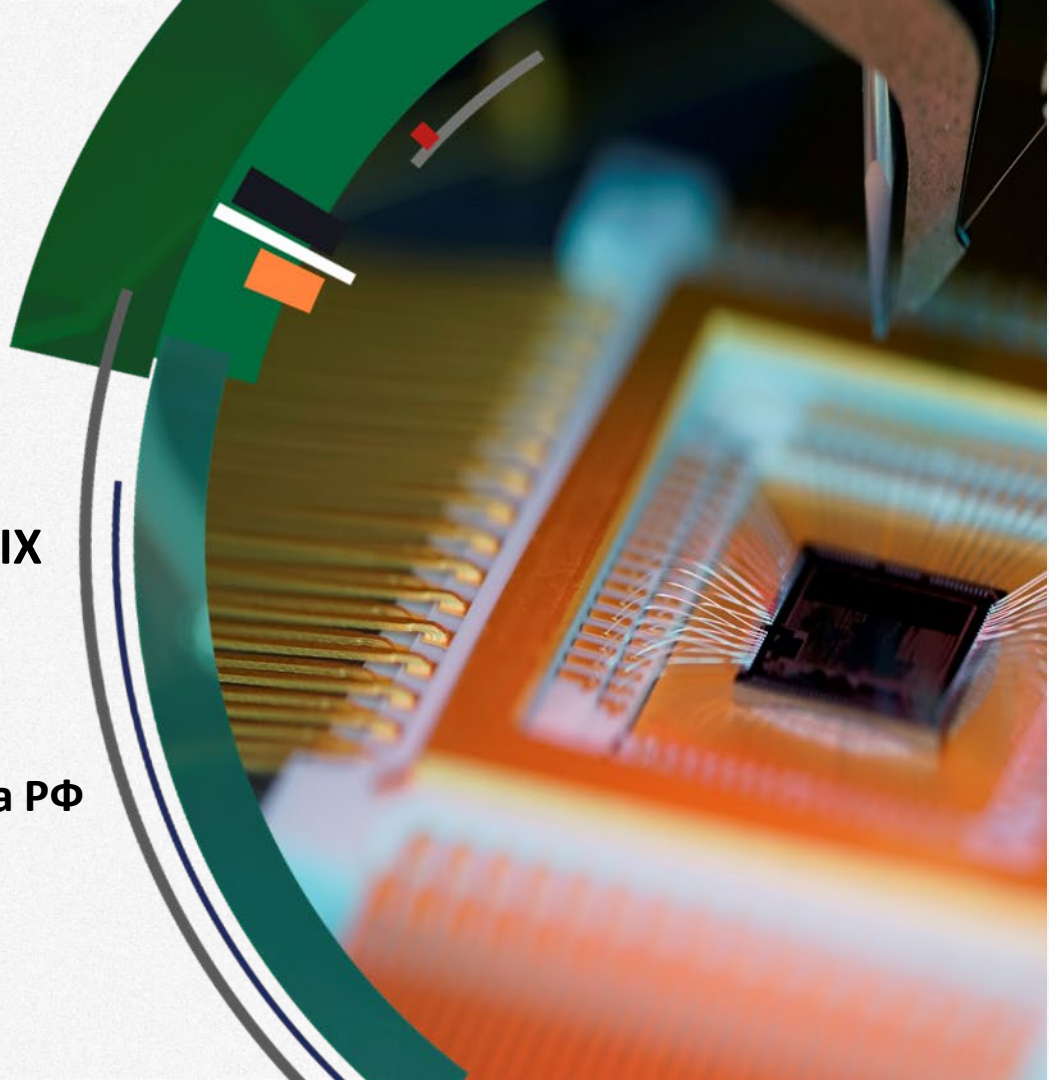


**ДОРОЖНАЯ КАРТА
КОМПЛЕКСНОГО ПРОЕКТА:**

**«ПЕРСПЕКТИВНЫЙ КОМПЛЕКТ
МИКРОСХЕМ ДЛЯ ПРОМЫШЛЕННЫХ
АСУ ТП И ИНТЕЛЛЕКТУАЛЬНЫХ
СИСТЕМ УЧЕТА ЭЛЕКТРОЭНЕРГИИ»**

**в рамках Постановления Правительства РФ
от 24.07.2021г. №1252**



Цели комплексного проекта

Целью реализации комплексного проекта «Перспективный комплект микросхем для промышленных АСУ ТП и интеллектуальных систем учета электроэнергии» является разработка и освоение в серийном производстве комплекта интегральных микросхем для построения интеллектуальных систем учета электроэнергии, средств автоматизации технологических процессов и другой радиоэлектронной аппаратуры.

В процессе реализации комплексного проекта будут разработаны, освоены в производстве и реализовываться следующие типы микросхем:

- Центральный процессор на базе 64-разрядного ядра RISC-V для промышленного компьютера и УСПД.
- Микроконтроллер с отечественным 32-разрядным ядром RISC-V для цифровых трансформаторов и приборов учета электроэнергии с повышенной точностью в одно- и трехфазных сетях.
- Микросхема прецизионного изолированного дельта-сигма модулятора АЦП для измерений в цепях передачи электроэнергии.
- Микросхема ПЗУ с электрическим перепрограммированием с информационной емкостью 64 Мбит.
- Микросхема приемопередатчика интерфейса RS-485/422 со скоростью передачи 30 Мбит/с с расширенным диапазоном напряжений питания.

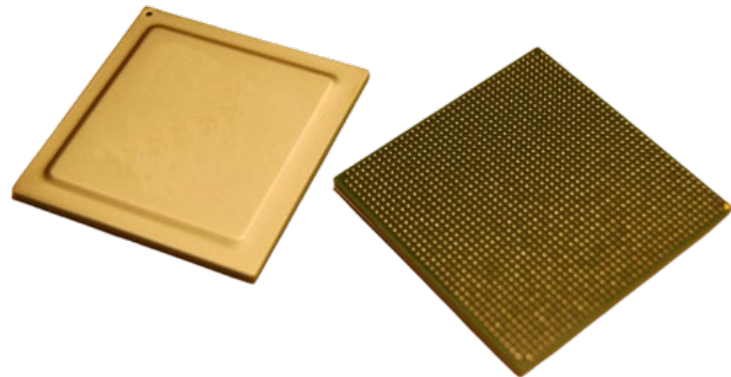
Задачи комплексного проекта

- проектирование микросхем, разрабатываемых в рамках комплексного проекта, с топологическими нормами 40 нм, 90 нм и 180 нм с помощью специализированных САПР;
- создание технологического базиса и производственных мощностей на базе АО «ПКК Миландр», направленных на создание сборочного производства микросхем в пластмассовых корпусах.

Основные технические характеристики разрабатываемых микросхем

Центральный процессор на базе 64-разрядного ядра RISC-V для промышленного компьютера и УСПД

- Число ядер процессора – 2
- Частота – 1 ГГц
- Поддержка архитектуры RISC-V
- Набор команд RV64IMAFDC, поддержка RV32IMCAFDN
- Кэш-память первого уровня (L1): 32КБ I-Cache, 32КБ D-Cache.
- Кэш-память второго уровня (L2): 1МБ.
- Порт отладки по интерфейсу JTAG
- Контроллеры:
 - ✓ DDR3 800MHz 32 bit + 8 bit ECC, 2 ranks
 - ✓ PCIe Gen2.0 x1 5Гб/с с возможностью работы в RC/EP режиме
 - ✓ Ethernet 10/100/1000 с интерфейсом RGMII
 - ✓ EMMC 5.1
 - ✓ USB2.0 с интерфейсом UPLI
 - ✓ LCD панели с интерфейсом Dualchannel LVDS, разрешение до 4096x4096
 - ✓ видео камеры (VCAM) с параллельным RGB интерфейсом до 24бит, разрешение до 4096x4096
 - ✓ UART, с аппаратным контролем потока
 - ✓ Ввод-вывод общего назначения
 - ✓ SPI, I2C, CAN, I2S
 - ✓ Flash NAND памяти
 - ✓ SRAM/SDRAM 32 бит + 4 бита чётности
 - ✓ OTP ROM
 - Батарейный домен для хранения ключей
 - Контроллер датчика температуры
 - Сторожевой таймер



Тип корпуса: HFCBGA

Основные технические характеристики разрабатываемых микросхем

Микроконтроллер с отечественным 32-разрядным ядром RISC-V для цифровых трансформаторов и приборов учета электроэнергии с повышенной точностью в одно- и трехфазных сетях

Ядро:

- 32-битное RISC-V ядро BM-310S с системой команд RV32IMC и тактовой частотой до 60 МГц;
- умножение за два цикла.

Память:

- загрузочное OTP размером 16 Кбайт;
- встроенная память FLASH типа размером 256 Кбайт (основная область) + 8 Кбайт (информационная область);
- встроенное ОЗУ размером 112 Кбайт.

Питание и тактовая частота:

- внешнее питание 3,0...3,6 В;
- встроенный регулятор напряжения для питания ядра;
- встроенные схемы контроля питания;
- встроенный домен с батарейным питанием.
- батарейный домен с часами реального времени, календарём, тремя детекторами фиксации проникновения и ОЗУ 512 байт.

Аналоговые модули:

- 24-разрядный $\Sigma\Delta$ АЦП (7 независимых каналов с ПКУ);
- 10-разрядный АЦП (3 внешних мультиплексируемых канала и канал термодатчика).

Режим отладки: - последовательный отладочный интерфейс JTAG.

Основные характеристики микросхемы:

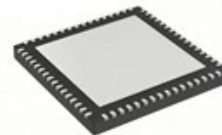
- Динамический ток потребления при $f_{cs} \leq 60$ МГц – не более 70 мА;
- Выходная частота HSI RC-генератора (после подстройки) – 8 МГц;
- Выходная частота LSI RC-генератора к (после подстройки) – 31 МГц;
- Максимальная выходная частота PLL – не менее 60 МГц.

Периферия:

- контроллер прямого доступа в память;
- контроллеры интерфейсов 4 - UART, 3 - SSP, 1 - I2C, 1 - ISO7816;
- сопроцессоры блочных шифров «Кузнечик», «Магма» и AES;
- генератор случайных чисел и сопроцессоры, для обмена данными по протоколу СПОДЭС;
- сетка, датчик частоты и напряжения питания;
- до 55 пользовательских линий ввода/вывода;
- четыре блока 32-разрядных таймеров с 4-мя каналами захвата событий и ШИМ;
- два сторожевых таймера;
- блок подсчета CRC с изменяемым полиномом.

Дополнительный функционал:

- Наличие режима подключения внешнего гальванически развязанного $\Sigma\Delta$ – модулятора (до 7 каналов), разрабатываемого в рамках комплексного проекта и предназначенного для измерения токов в фазах и в нулевом проводе датчиками типа «шунт»;
- Усовершенствованный аппаратный вычислитель сигма-дельта АЦП с целью увеличения точности расчета электрической энергии;
- Усовершенствованный программно-аппаратный вычислитель расчёта провалов и перенапряжений в сети.



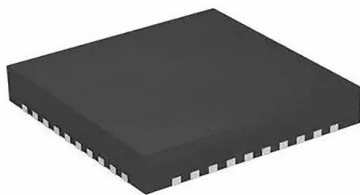
Тип корпуса: QFN88

Основные технические характеристики разрабатываемых микросхем

Микросхема прецизионного изолированного дельта-сигма модулятора АЦП для измерений в цепях передачи электроэнергии

Основные параметры микросхемы:

- Напряжение питания, от 3,0 до 3,6 В;
- Напряжение на входах каналов INP, INN от -50 до +50 мВ;
- Отношение сигнал/шум (SNR), 78 дБпш (Частота выдачи данных 8 кГц, каналы INP, INN);
- Ток потребления, 20 мА
- Пиковое напряжение изоляции, 2000 В (При воздействии в течении 1 минуты).
- Максимальное рабочее напряжение изоляции, 690 В (При длительном воздействии).

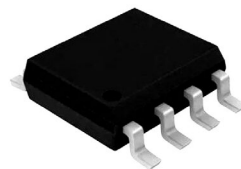


Тип корпуса: QFN40
(возможен корпус типа SO16)

Микросхема приемопередатчика интерфейса RS-485/422 со скоростью передачи 30 Мбит/с с расширенным диапазоном напряжений питания

Основные параметры микросхемы:

- Напряжение питания от 3,0 до 5,5 В;
- Скорость передачи данных: до 30 Мбит/с;
- Входной импеданс приемника соответствует 1/8 единице нагрузки (1U.L.);
- Схема приемника отказоустойчивая к наличию короткого замыкания и обрыва на шине, что не требует использования внешних fail-safe резисторов;
- Синфазное напряжение шины данных от -7 до 12В;
- Защита от перегрева;
- Защита от короткого замыкания.



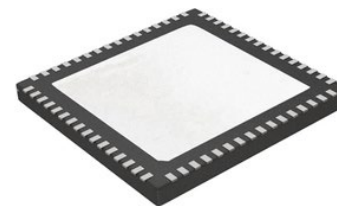
Тип корпуса: SO8

Основные технические характеристики разрабатываемых микросхем

Микросхема ПЗУ с электрическим перепрограммированием с информационной емкостью 64 Мбит

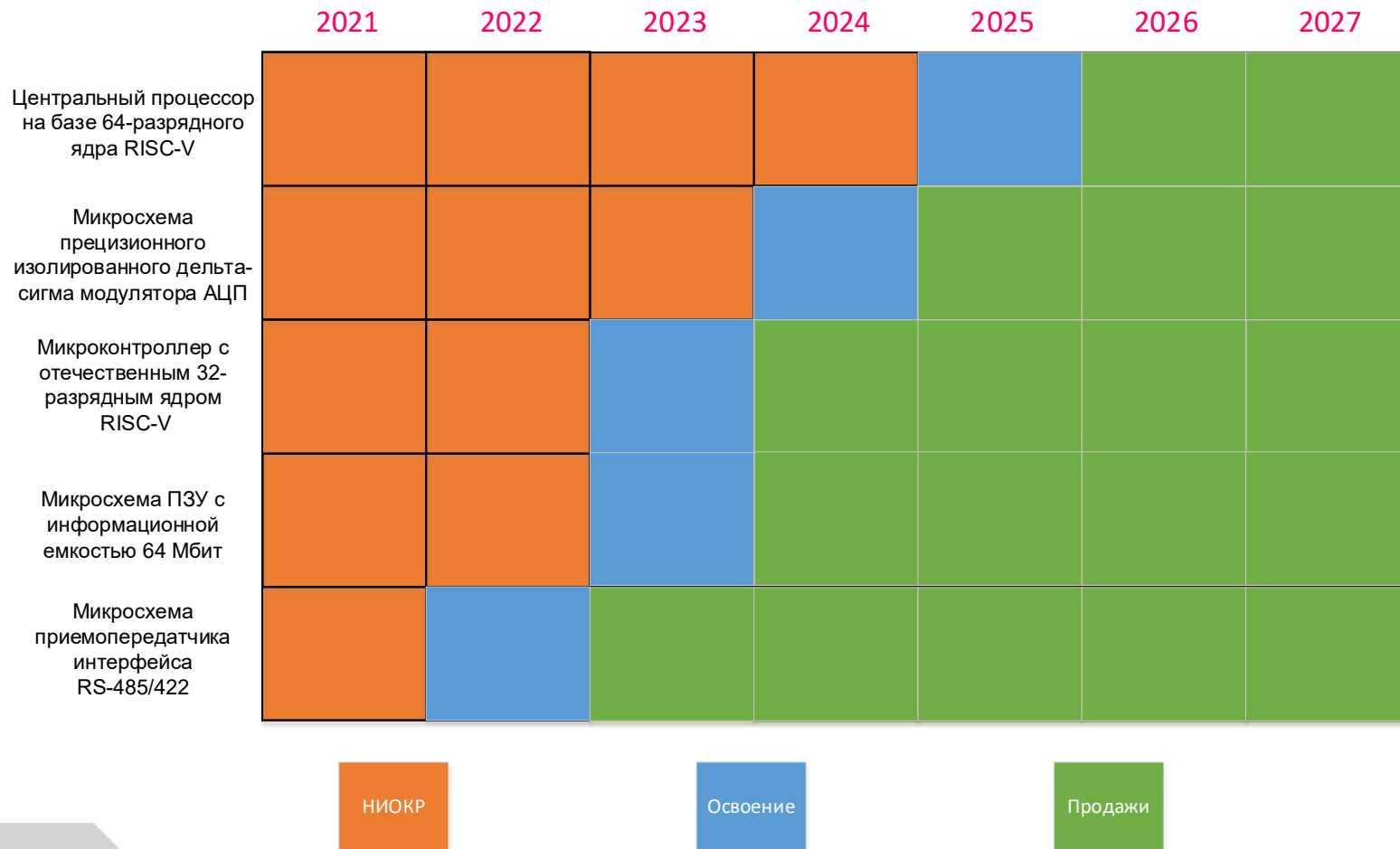
Основные параметры микросхемы:

- Информационная емкость 64Мбит;
- Напряжение питания от 3,0 до 3,6 В;
- Ток потребления в режиме хранения не более 2 мА;
- Ток в режиме пониженного энергопотребления не более 100 мкА;
- Динамический ток потребления не более 50 мА;
- Наличие последовательного и параллельного интерфейсов;
- 16 секторов по 4 Мбит;
- 4096 страниц по 16 Кбит;
- Возможность стирания страницы, сектора и всей памяти;
- Функция защиты сектора от стирания и записи: аппаратная проверка сектора для предотвращения стирания и записи;
- Уменьшение времени программирования при повторяющихся программных командных последовательностях (режим bypass);
- Аппаратный алгоритм автоматического стирания и верификации страницы, сектора или всей памяти;
- Аппаратный алгоритм автоматической записи и верификации данных по указанному адресу;
- Программный метод детектирования окончания циклов стирания и записи;
- Встроенная схема формирования высоковольтного напряжения программирования и стирания;
- Время сохранения данных 10 лет при повышенной температуре среды;
- 10 000 циклов записи/стирания данных при повышенной температуре среды;
- Время выборки не более 50 нс.



Тип корпуса: QFN64

ПЛАН РЕАЛИЗАЦИИ КОМПЛЕКСНОГО ПРОЕКТА



Целевые показатели эффективности реализации комплексного проекта нарастающим итогом на дату окончания реализации комплексного проекта

3 456 924 тыс. руб.

Объем производства и реализации продукции,
созданной в рамках комплексного проекта (с НДС)

6 ед.

Количество полученных патентов и (или)
секретов производства (ноу-хау)

3 ед.

Количество вновь создаваемых и модернизируемых
высокотехнологичных рабочих мест в рамках
комплексного проекта

1 600 тыс. долл. США,

Объем экспорта продукции, созданной в рамках
реализации комплексного проекта

Информация по привлекаемым поставщикам, исполнителям (подрядчикам)

№ п/п	Наименование соисполнителя	Роль в реализации комплексного проекта
1	Общество с ограниченной ответственностью «Клаудбears» (ООО «КБ») ИНН/КПП 7810367803/781001001 ОГРН 1157847233224	Разработка RTL описания микросхемы
2	Общество с ограниченной ответственностью «Микроэлектронный производственный комплекс «Миландр» (ООО «МПК «Миландр») ИНН/КПП 7735175560/773501001 ОГРН 1187746504208	Разработка, изготовление и отладка оснастки для исследования аналогов, макетных образцов, демонстрационных и отладочных плат для микросхем



МИПАНДР
ГРУППА КОМПАНИЙ