

Отладка программного обеспечения в микроконтроллерах 1986BE8 и 1986BE81

Максим ЛОПАРЕВ
loparev.m@ic-design.ru
Сергей ШУМИЛИН
shumilin.sergei@milandr.ru

Современные микроконтроллеры обладают характеристиками, позволяющими решать комплексные задачи. Высокая производительность и растущий набор периферии повышают сложность программного обеспечения. Проникновение устройств во все сферы жизни человека предусматривает увеличение надежности и безопасности устройств, что также предъявляет более жесткие требования не только к самим микроконтроллерам, но и к программному обеспечению. Поэтому современному специалисту, работающему в строгих временных рамках, необходимы инструменты, способные сделать отладку ПО более удобной. В статье описаны возможные способы отладки ПО для микроконтроллеров 1986BE8 и 1986BE81 компании «ПМК Миландр».

В настоящее время компания АО «ПМК Миландр» выпускает микроконтроллеры 1986BE8T и 1986BE81T для ответственных применений. Характеристики микроконтроллеров представлены в таблице. Основным отличием двух микроконтроллеров является тип встроенной памяти программ. В микросхеме 1986BE8T память программ реализована по технологии однократно программируемого ПЗУ типа anti-fuse. Данная технология изготовления позволяет повысить устойчивость микросхемы к ряду специальных внешних воздействую-

щих факторов, однако значительно усложняет процесс отладки программного обеспечения. Для решения задачи разработки и отладки, а также для использования в аппаратуре, у которой предполагается обновление программного обеспечения, был разработан микроконтроллер 1986BE81T со встроенной памятью программ типа СОЗУ.

Для первоначального знакомства с микроконтроллерами 1986BE8 и 1986BE81 разработана демонстрационно-отладочная плата (рис. 1).

Плата позволяет проводить разработку и отладку программного обеспечения.

В качестве внешней памяти на ней установлена микросхема 1645PY5, реализованы основные интерфейсы, такие как RS-232, CAN, Ethernet, SpaceWire, и разъемы для подключения аналоговых сигналов. Для расширения функциональных возможностей предусмотрены разъемы для подсоединения дополнительных модулей расширения — интерфейсы MIL-STD, ARINC и т. п.

В микроконтроллерах имеются интерфейсы JTAG/SWD, через которые можно осуществлять отладку ПО в среде Keil. Для реализации интерфейса JTAG/SWD предназначены обычные пользовательские выводы микроконтроллера — выводы на порте A и выводы на порте B. Таким образом, при необходимости можно выбрать те выводы, которые не задействованы в данный момент для основной функции, выполняемой на ми-



Рис. 1. Демонстрационно-отладочная плата 1986BE8xT

Таблица.
Характеристики микроконтроллеров 1986BE8x

Параметр	1986BE8T	1986BE81T
Ядро	Cortex-M4F	
Тактовая частота	64 МГц	
Память программ	ОППЗУ 128К + ECC	СОЗУ 128К + ECC
Память данных	32К + ECC	
Питание	3–5 В, встроенный регулятор 1,8 В	
Корпус	4244.256-3	
Температурный диапазон	–60...+125 °C	
Генераторы	8 МГц, 40 кГц — внутренние 32,768 кГц — внешний 2×(1–30) МГц (100 МГц) — внешние 3×PLL (до 150 МГц)	
Периферия	2×ADC, 2×DAC, Ethernet MAC 10/100+PHY 10, SpaceWire MAC+PHY 100, 2×Mil-std-1553B, 8RX+4TX ARINC429, CAN, 2×UART, SPI, DMA, внешняя асинхронная шина памяти 8–80 бит	

кроконтроллере. Отладочный интерфейс позволяет произвести первоначальную загрузку программы в память микроконтроллера и запуск программы на исполнение (в том числе и пошаговое), просмотр значений переменных, областей памяти и внутренних регистров процессорного ядра и периферии.

В обоих микроконтроллерах возможны следующие варианты исполнения программного кода:

- из встроенной памяти программ;
- из встроенной памяти данных;
- из внешней памяти.

Для загрузки программного кода в выбранную память реализованы соответствующие модули загрузки (FLM-файл для Keil), которые осуществляют программирование выбранной памяти, в том числе и проверочные ECC-биты. Разработанные FLM-файлы включены в стандартный пакет поддержки (Service Pack) микроконтроллера в среде Keil. В настоящее время существуют следующие модули загрузки:

- модуль загрузки программы в память программ типа COZY (для 1986BE81);
- модуль загрузки программы в память программ типа ОППЗУ (для 1986BE8);
- модуль загрузки программ в память данных (для 1986BE8 и 1986BE81);
- модуль загрузки программ во внешнюю память (для 1986BE8 и 1986BE81)

Исходные программные коды модулей загрузки также включены в пакет поддержки, и могут быть использованы для специализированных модулей, например, когда конфигурация внешней памяти в аппаратуре заказчика отличается от схемы демонстрационной платы.

Кроме того, для адаптера SEGGER J-Link есть поддержка загрузки в память программ микроконтроллера 1986BE81T с помощью модуля Open Flash Loader (<https://github.com/lomax/OpenFlash1986BE81T>).

Архитектура CoreSight состоит из набора компонентов, позволяющих осуществлять отладку и трассировку многоядерных систем с высокой пропускной способностью, включая трассировку и мониторинг системной шины. Архитектура CoreSight микроконтроллера 1986BE81T представлена на рис. 2.

Компоненты архитектуры CoreSight, показанные на схеме, имеют следующее функциональное назначение:

- Порт отладки с интерфейсами (SWJ-DP) — осуществляет физический доступ по протоколам JTAG или SerialWire к одному или нескольким Access Port (AP).
- Порт доступа к АНВ микропроцессора (АНВ-AP) — интерфейс между Debug Port и системной шиной ядра.
- ПЗУ таблицы компонентов CoreSight — таблица ссылок на компоненты архитектуры CoreSight, присутствующие в системе (DWT, ITM, ETM, TPIU).
- Блок точек останова и подмены памяти (FPB) — содержит два компаратора на дан-

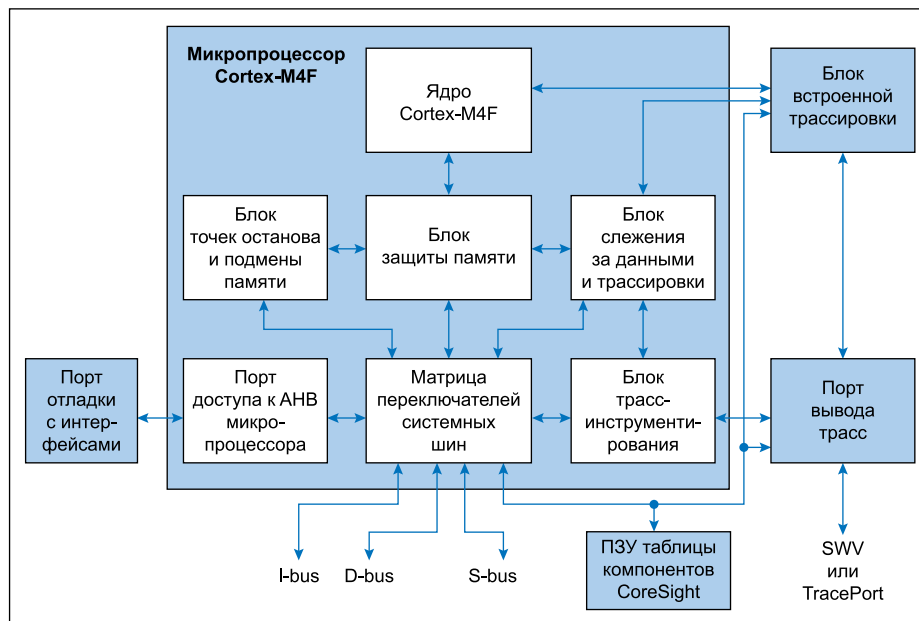


Рис. 2. Блоки системы отладки контроллеров 1986BE8xT

ные и шесть компараторов на код инструкций, при срабатывании которых может быть:

- перенаправлен доступ по адресу, установленному в соответствующем регистре компаратора;
- вызвана инструкция ВКРПТ.

- Блок трасс-инструментирования (ITM) — управляемый выполняемой программой источник информации для трассировки. Позволяет настроить несколько независимых каналов вывода информации по различным событиям операционной системы или приложения с выводом диагностической информации.
- Блок слежения за данными и трассировкой (DWT) — блок, предназначенный для отслеживания изменения данных, трассирования обращений к данным и сбора данных о времени исполнения участков кода. Содержит четыре компаратора, каждый из которых можно настроить для:
 - слежения за определенной ячейкой памяти;

- запуска блока ETM;
- отслеживания состояния PC;
- отслеживания адресов обращения, по которым находятся сравниваемые данные.

Первый компаратор также может быть настроен для слежения за счетчиком тактов процессора CYCCNT.

- Блок встроенной трассировки (ETM) — позволяет выводить трассу инструкций процессора в режиме реального времени.
- Порт вывода трасс (TPIU) — осуществляет вывод информации с блоков трассировки в физический уровень по одному из двух протоколов — одноразрядный Serial Wire Output/Viewer (SWO/SWV) или 4-разрядный Trace Port.

Таким образом, контроллеры 1986BE81T и 1986BE8T имеют современный набор программно-аппаратных средств для отладки приложений, а также позволяют разработчику гибко подходить к выбору интерфейсов для отладки от 3-проводного Serial Wire Debug + Serial Wire Viewer до 20-проводного SWD + TracePort.