

16-канальный когерентный блок захвата данных для систем АФАР

Ю. Мякочин¹, Д. Матюнин²

УДК 621.382:621.396 | ВАК 05.27.00

Компания АО «ПКК Миландр» в рамках проекта Министерства образования и науки Российской Федерации разработала высоконадежный блок захвата сигнала (ВНБЗ). Параллельная работа восьми ПЦОС и ПЛИС в тандеме позволяет оптимально распределить вычислительные мощности, расширить функционал и получить высокие показатели пропускной способности системы в целом.

ВНБЗ предназначен для одновременного когерентного захвата 16-ти радиолокационных аналоговых каналов, их предварительной цифровой обработки и передачи по оптическому скоростному каналу связи. Внешний вид ВНБЗ и его структурная схема представлены на рис. 1 и 2 соответственно.

Основные элементы ВНБЗ, определяющие функциональные особенности:

- восемь модулей захвата данных «Система в корпусе», (АО «ПКК Миландр»);
- два тактовых разветвителя (дистрибьютора), выполненных на базе микросхемы AD9520 (Analog Devices);
- тактовый генератор, выполненный на микросхеме HMC1031 (Analog Devices) и кварцевого генератора, управляемого напряжением (VCXO) ABLNO-V-125 (Abracon);
- программируемая логическая интегральная схема (ПЛИС) XC7A200T (Xilinx);
- два синтезатора частоты LMX2541 (Texas Instruments);
- 16-разрядный двунаправленный шинный приемопередатчик с преобразованием уровней сигналов SN74ALVC164245 (Texas Instruments);
- оптический приемопередатчик ПрПОМ-2500 (компания «Би Питрон»);
- приемопередатчик интерфейса RS-485 RS485-1IN28V (АО «ПКК Миландр»).

Одним из основных элементов устройства ВНБЗ является микросборка «Система в корпусе» захвата данных (далее – СЗД). Задачи СЗД – обеспечить аналого-цифровое преобразование входных аналоговых сигналов, одновременный захват и первоначальную цифровую обработку данных (рис. 3).

В состав СЗД входят два аналого-цифровых преобразователя K5101NB01, процессор цифровой обработки сигналов K1967BN04 и вторичные источники

питания, обеспечивающие питающие напряжения для АЦП и ПЦОС. Питание для АЦП выполнено на основе линейных преобразователей напряжения для уменьшения вносимых импульсных помех в процесс цифро-аналогового преобразования. Для питания ПЦОС используется импульсный преобразователь для уменьшения тепловыделения и энергопотребления. АЦП – 14-разрядное с частотой дискретизации до 125 МГц и полосой пропускания до 500 МГц. В составе ВНБЗ полученные значения отношения сигнал/шум (ОСШ) АЦП составляют в среднем 65–67 дБн (график спектра исследуемого входного синусоидального сигнала частотой 25 МГц и значение ОСШ представлены на рис. 4).

От АЦП преобразованные данные передаются ПЦОС по двум 8-разрядным LINK-портам с частотой, равной частоте дискретизации, с удвоенной скоростью передачи данных (DDR). В ПЦОС для когерентного захвата и обработки используется модуль цифровой обработки UP/DOWN. В нашем случае данный модуль выполняет функцию переноса входного сигнала с промежуточной частоты на нулевую и фильтрацию. В процессе конфигурации системы могут устанавливаться необходимые значения частоты гетеродина и коэффициента децимации (полоса выходного сигнала). Отличительный признак СЗД – наличие

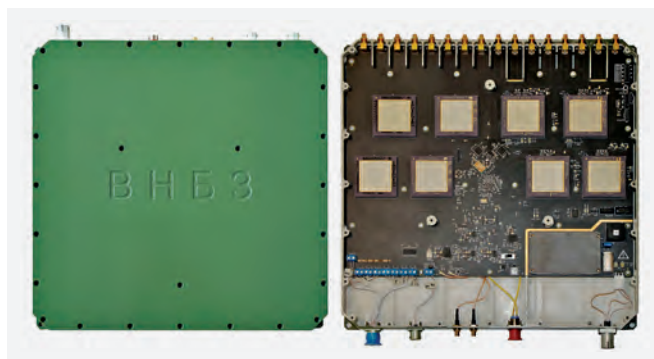


Рис. 1. Внешний вид ВНБЗ в закрытом и открытом состоянии

¹ Центр проектирования РЭА, директор, myakochin.yuri@ic-design.ru.

² ЦП РЭА, инженер-программист первой категории, matyunin.d@milandr.ru.

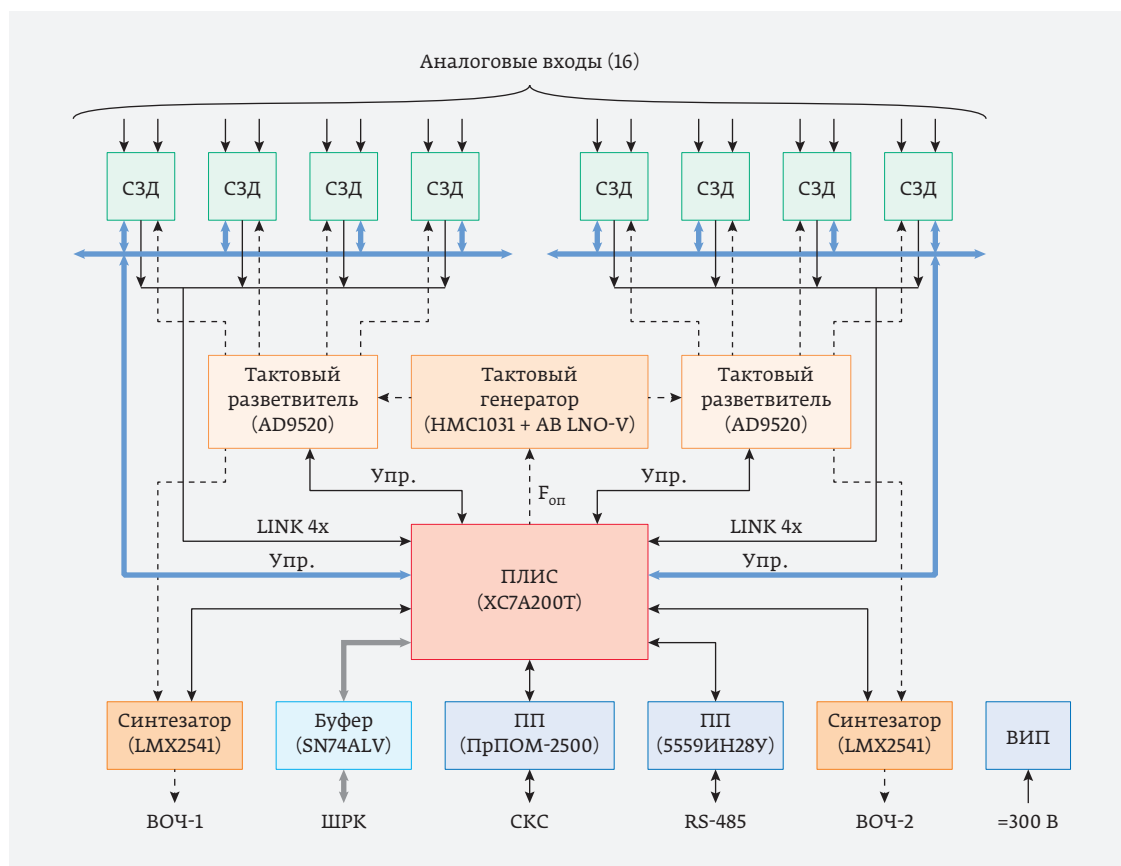


Рис. 2.
Структурная
схема ВНБЗ

программного имитатора радиолокационных целей, что дает возможность производить отладку алгоритмов цифровой обработки радиолокационных сигналов и ускорить разработку. Количество целей, их параметры, а также задание активных шумовых помех конфигурируются «на лету» и могут меняться в зависимости от текущей задачи цифровой обработки.

Для конфигурации и управления СЗД в процессе работы предусмотрен канал управления. Рабочая частота

процессора составляет 200 МГц. Для передачи цифровых данных от ПЦОС в ПЛИС используется 4-разрядный LINK-порт, работающий в режиме DDR, с частотой передачи до 300 МГц. Настоящий режим работы LINK-порта позволяет добиться скорости передачи данных, равной почти 2,4 Гбит / с.

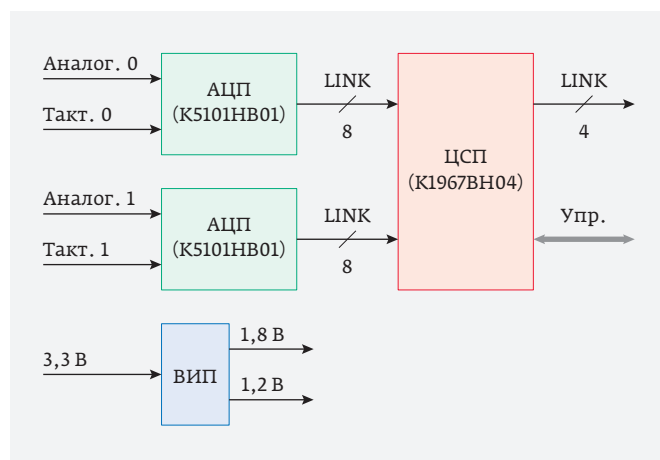


Рис. 3. Структурная схема СЗД

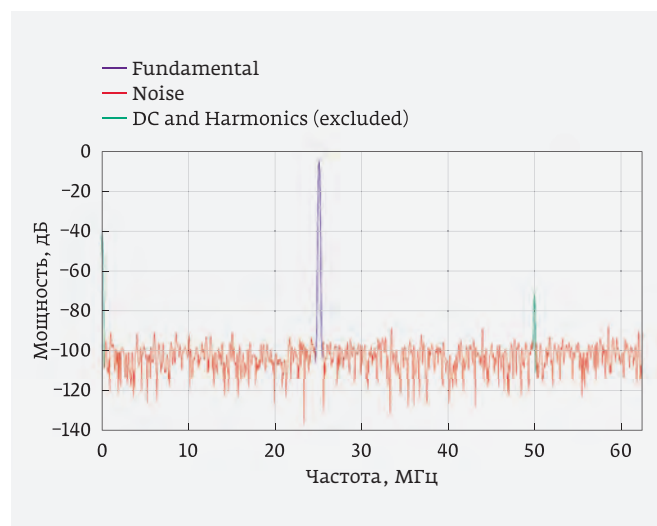


Рис. 4. Спектр оцифрованного синусоидального сигнала с АЦП и полученное значение отношения сигнал / шум

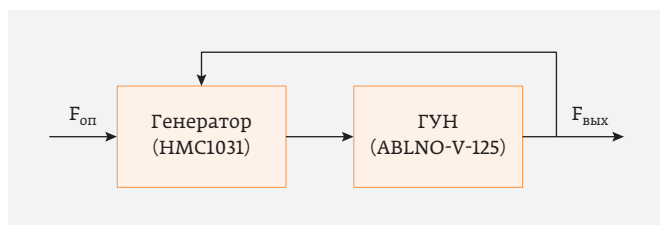


Рис. 5. Структурная схема подавления дрожания опорной частоты

Для достижения когерентного захвата входных аналоговых сигналов предусмотрена схема тактового генератора (рис. 5), последовательно соединенного с двумя тактовыми разветвителями. Схема тактового генератора, реализованная на базе микросхемы HMC1031 и управляемого напряжением кварцевого генератора ABLNO-V-125, обеспечивает подавление дрожания (jitter) опорного тактового сигнала, поступающего с ПЛИС (до ~1,5 пс на входе и до ~200 фс – на выходе).

Опорный тактовый сигнал представляет собой восстановленную частоту из оптического скоростного канала связи (СКС), для чего при передаче применяется схема кодирования 8b/10b, а битовая скорость канала равна 2,5 Гбит/с. Таким образом, из оптического канала восстанавливается частота 125 МГц. Каждый тактовый разветвитель, в свою очередь, обеспечивает сигналом тактирования АЦП группу из четырех СЗД и синтезатор выходной опорной частоты. Каждый канал выходной

опорной частоты может быть индивидуально настроен на собственную частоту (до 2,5 ГГц) и использоваться как источник тактового сигнала опорной частоты внешнего смесителя. Чтобы каждая группа тактовых сигналов соответствовала требованиям, налагаемым когерентным режимом работы, предусмотрен механизм синхронизации тактовых разветвителей. После конфигурации разветвителей необходимо осуществить аппаратную синхронизацию выходных буферов с помощью специального синхросигнала (SYNC). Процедура на старте системы выполняется ПЛИС. Осциллограмма, демонстрирующая процесс синхронизации тактовых разветвителей, показана на рис. 6: канал 4 осциллограммы отображает опорную частоту, выходящую из ПЛИС, на вход генератора, канал 1 – строб синхронизации, каналы 2 и 3 – выходы с разветвителей 1 и 2 соответственно. На осциллограмме видно, что до момента синхронизации выходные частоты имеют сдвиг по фазе, равный половине периода, после деактивации строба синхронизации и прохождения 15–16 тактов опорного сигнала процесс завершается выстраиванием на выходе тактовых сигналов, имеющих одинаковую фазу. Следует заметить, что строб синхронизации должен быть синхронным по отношению к входной опорной частоте генератора/разветвителя, а процесс синхронизации должен выполняться до калибровки АЦП посредством ПЦОС.

После успешного завершения синхронизации разветвителей СЗД готовы для захвата входных сигналов. Чтобы захват происходил когерентно, в схеме K1967BH04 в цифровом модуле UP/DOWN предусмотрена специальная возможность синхронизации нескольких модулей. Для этого используются внешние выводы управления LINK-портов (АСК и/или ВСМР). При должной настройке модулей UP/DOWN и подаче управляющих стробов на выбранные выводы возможна одновременная инициация начала захвата данных. Во время подачи данных стробов смеситель, фильтры и счетчик отсчетов возвращаются в начальное состояние (их значения сбрасываются) и запускается процедура захвата модулем входных данных с АЦП. Стробы захвата данных могут быть сгенерированы как локально (на ПЛИС), так и получены из СКС.

Данные, захваченные с АЦП, после обработки модулями UP/DOWN передаются по LINK-портам в ПЛИС. Поток данных восьми 4-разрядных LINK-портов обрабатывается



Рис. 6. Осциллограмма процесса синхронизации двух независимых тактовых разветвителей



МИЛАНДР
ГРУППА КОМПАНИЙ



25 ЛЕТ НА РЫНКЕ
МИКРОЭЛЕКТРОНИКИ

**МИКРОСХЕМЫ
ПРИБОРЫ
СИСТЕМЫ**

124498, РФ
г. Москва, Зеленоград,
Георгиевский пр-т, д. 5
Тел.: +7 (495) 981-54-33
Факс: +7 (495) 981-54-36
info@milandr.ru

WWW.MILANDR.RU

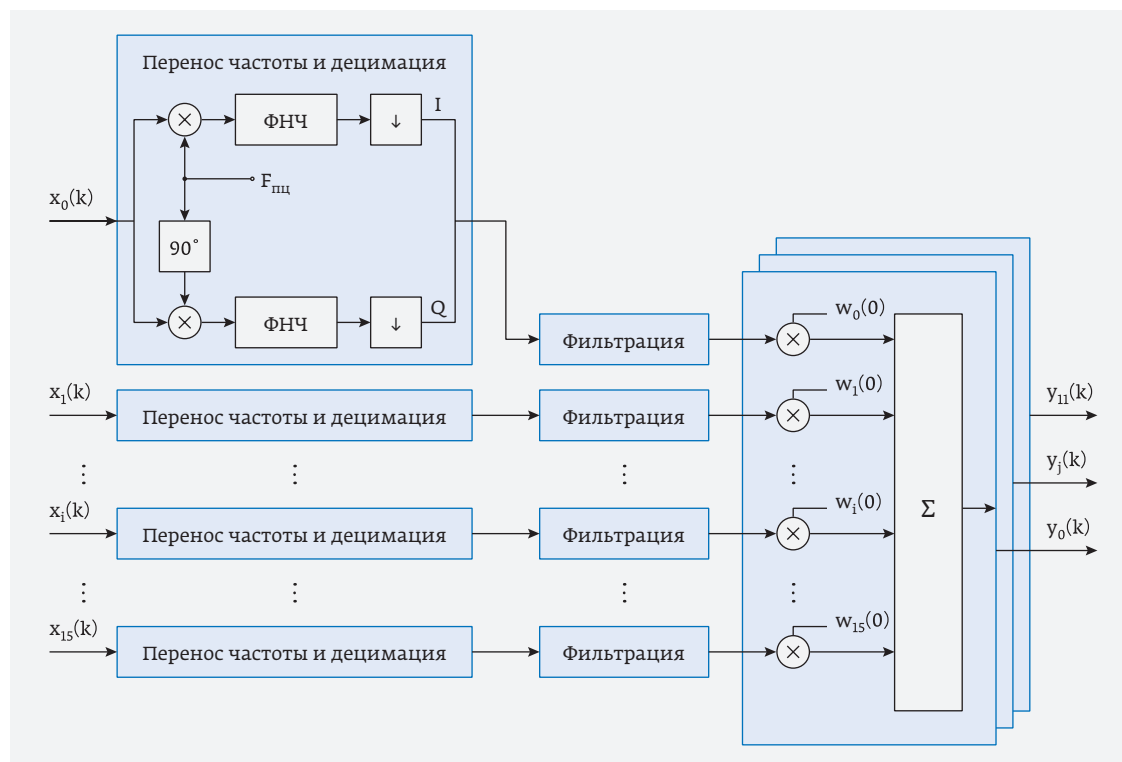


Рис. 7. Последовательность операций цифровой обработки радиолокационных сигналов при формировании лучей диаграммы направленности

приемниками в ПЛИС и поступает в блок цифровой обработки сигналов. Основная задача данного блока ЦОС – формирование 12-ти лучей диаграммы направленности. Последовательность операций цифровой обработки формирования лучей ДН приведена на рис. 7. Блок для переноса частоты и децимации реализован в СЗД аппаратно, благодаря чему значительно сокращается время получения готовых данных. В ПЛИС выполнен блок фильтрации и формирователя лучей ДН, и полученные результаты немедленно отправляются по СКС для обработки. При таком исполнении ВНБЗ и распределении алгоритмов обработки возможно добиться минимальных задержек и значения периода следования стробов захвата,

равного ~250 мкс (при длине последовательности считываемых данных, составляющей 1024 отсчета).

Конфигурация и настройка системы обеспечиваются несколькими путями, в частности через интерфейс RS-485 системы, СКС и 16-разрядную шину разовых команд. Если при помощи интерфейса RS-485 и СКС доступны всеобъемлющая настройка и конфигурация, то шина разовых команд используется только для ограниченного числа специфичных начальных условий запуска системы. Помимо описанного функционального назначения этих интерфейсов, с их помощью также возможно выполнение технологических функций, таких как тестирование и отладка.

В заключение отметим преимущества данного подхода к построению системы когерентного захвата данных. Во-первых, восстановление опорной частоты тактирования аналого-цифровых преобразователей и внешних потребителей, а также стробов начала захвата данных из оптического канала связи позволяет использовать несколько ВНБЗ в одной системе захвата с одним источником синхросигнала. Во-вторых, наличие высокоскоростного оптического канала и интерфейса RS-485 подразумевает возможность построения распределенной системы захвата. И, в-третьих, параллельная работа восемью ПЦОС и ПЛИС в тандеме позволяет оптимально распределить вычислительные мощности, расширить функционал и получить высокие показатели пропускной способности системы в целом. ●